(19) **日本国特許庁(JP)**

(12) 公 開 特 許 公 報(A)

(11)特許出願公開番号

特開2004-85547 (P2004-85547A)

(43) 公開日 平成16年3月18日 (2004.3.18)

(51) Int. C1. ⁷	F 1		テーマコード(参考)
GO1J 1/02	GO1J 1/02	С	2G065
GO1J 5/02	GO1J 5/02	C	2G066
HO1 L 27/14	HO1L 27/14	K	4M118

審査請求 有 請求項の数 30 〇L (全 42 頁)

特願2003-174746 (P2003-174746) 平成15年6月19日 (2003.6.19)	(71) 出願人	000005821 松下電器産業株式会社	
特願2002-182510 (P2002-182510)		大阪府門真市大字門真1006番地	
平成14年6月24日 (2002.6.24)	(74) 代理人	100101683	
日本国 (JP)		弁理士 奥田 誠司	
	(72) 発明者	生嶋 君弥	
		大阪府門真市大字門真1006番地 松下	
		電器産業株式会社内	
	(72) 発明者	菰渕 寛仁	
		大阪府門真市大字門真1006番地 松下	
		電器産業株式会社内	
	(72) 発明者	内田 幹也	
	,,,,,,,,,,,,,,,,,,,,,,,,,,,,,,,,,,,,,,,	大阪府門真市大字門真1006番地 松下	
		電器産業株式会社内	
	Fターム (参	考) 2G065 AA04 AB02 BA12 BA32 CA13	
		最終頁に続く	
	平成15年6月19日 (2003.6.19) 特願2002-182510 (P2002-182510) 平成14年6月24日 (2002.6.24)	平成15年6月19日 (2003. 6. 19) 特顯2002-182510 (P2002-182510) 平成14年6月24日 (2002. 6. 24) 日本国 (JP) (72) 発明者 (72) 発明者	

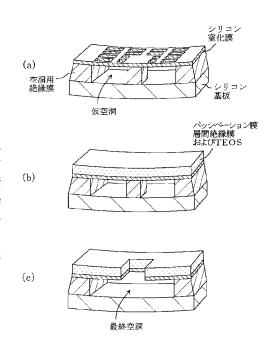
(54) 【発明の名称】電子デバイス及びその製造方法

(57)【要約】

【課題】空洞の天井部を構成する部材の破断を抑制した電子デバイス及びその製造方法を提供する。

【解決手段】本発明の電子デバイスの製造方法は、少なくとも上面がエッチングストップ層(シリコン窒化膜)によって覆われた空洞形成用犠牲層を用意する工程と、エッチングストップ層に少なくとも1つの第1開口部を形成し、空洞形成用犠牲層の表面の一部を露出させる工程と、第1開口部を介して空洞形成用犠牲層をエッチングすることにより、エッチングストップ層の下方に位置する仮空洞と前記エッチングストップ層を支持する支持部とを形成する工程と、前記エッチングストップ層の一部をエッチングすることにより、仮空洞に達する少なくとも1つの第2開口部を前記エッチングストップ層に形成し、前記仮空洞を拡大した最終空洞を形成する工程とを含む。

【選択図】 図12



20

30

40

50

【特許請求の範囲】

【請求項1】

少なくとも上面がエッチングストップ層によって覆われた空洞形成用犠牲層を用意する工程(a)と、

前記エッチングストップ層に少なくとも1つの第1開口部を形成し、前記空洞形成用犠牲層の表面の一部を露出させる工程(b)と、

前記第1開口部を介して前記空洞形成用犠牲層をエッチングすることにより、前記エッチングストップ層の下方に位置する仮空洞と前記エッチングストップ層を支持する支持部とを形成する工程(c)と、

前記エッチングストップ層の一部をエッチングすることにより、前記仮空洞に達する少なくとも1つの第2開口部を前記エッチングストップ層に形成し、前記仮空洞を拡大した空洞を形成する工程(d)と、

を含む電子デバイスの製造方法。

【請求項2】

前記工程(d)は、前記第2開口部を介して、前記第2開口部の下方に位置する前記支持部の少なくとも一部をエッチングする工程を含む請求項1に記載を含む電子デバイスの製造方法。

【請求項3】

前記工程 (d) の前に、パターニングされた薄膜を含む構造体を前記エッチングストップ 層上に形成する工程を行う、請求項1に記載の製造方法。

【請求項4】

前記パターニングされた薄膜は、前記第2開口部が形成される領域以外の領域を覆うように形成される請求項3に記載の製造方法。

【請求項5】

前記工程(a)は、前記空洞形成用犠牲層の材料となる膜を基板上に堆積する工程と、前記膜をパターニングすることによって、前記空洞形成用犠牲層を形成する工程と、を含む、請求項1に記載の製造方法。

【請求項6】

前記空洞形成用犠牲層の上面から下面に達する貫通穴を有する空洞形成用犠牲層を形成する請求項5に記載の製造方法。

【請求項7】

前記工程(c)では、前記空洞形成用犠牲層が存在していない領域に前記支持部を形成する、請求項5または6に記載の製造方法。

【請求項8】

前記エッチングストップ層の一部を前記支持部として機能させる請求項7に記載の製造方法。

【請求項9】

前記工程(c)では、前記空洞形成用犠牲層の一部を前記支持部として残存させる請求項5に記載の製造方法。

【請求項10】

前記工程(c)は、ウェットエッチング技術によって前記空洞形成用犠牲層をエッチング する工程を含み、

前記工程(d)は、ドライエッチング技術によって前記支持部の少なくとも一部をエッチングする工程を含む請求項2に記載の製造方法。

【請求項11】

前記工程 (a) は、前記エッチングストップ層を前記空洞形成用犠牲層上に堆積する工程を含む請求項 1 に記載の製造方法。

【請求項12】

前記工程(a)では、前記エッチングストップ層として機能するシリコン酸化物層と、前記空洞形成用犠牲層として機能する領域を含む単結晶シリコン基板とを備えたSOI基板

を用意する請求項1に記載の製造方法。

【請求項13】

前記工程(c)を行う前に、前記第2開口部を規定するパターンを有するマスクであって 、前記第1開口部の内部を露出させるマスクで前記エッチングストップ層を覆う工程を行

前記工程(d)を行った後に前記マスクを除去する工程を行う、請求項1に記載の製造方 法。

【請求項14】

前記仮空洞を形成した後、前記仮空洞を拡大する前において、

前記エッチングストップ層の前記第1開口部を薄膜で塞ぐ工程と、

前記薄膜上にセンサ用膜を形成する工程と、

前記センサ用膜をパターニングする工程と

を行う、請求項1に記載の製造方法。

【請求項15】

前記薄膜は、化学的気相成長法によって堆積される請求項14に記載の製造方法。

【請求項16】

前記薄膜の上に、熱吸収用絶縁膜を形成する工程を更に含み、請求項15に記載の製造方 法。

【請求項17】

前記熱吸収用絶縁膜の上に保護用絶縁膜を形成する工程を更に含む請求項16に記載の製 造方法。

【請求項18】

前記工程(a)は、単結晶シリコン基板の表面を局所的に酸化することによって前記シリ コン基板の表面において選択された領域に二酸化シリコンを形成する工程を含み、

前記二酸化シリコンの少なくとも一部を前記空洞形成用犠牲層として用いる、請求項1に 記載の製造方法。

【請求項19】

前記二酸化シリコンを、素子分離用絶縁膜として用いる、請求項18に記載の製造方法。

【請求項20】

前記空洞形成用犠牲層は、半導体基板の表面部分である請求項1に記載の製造方法。

【請求項21】

前記工程(c)は、

ドライエッチング技術により、前記第1開口部から前記空洞形成用犠牲層に凹部を形成す る工程と、

前記凹部を等方的にエッチングする工程と

を含む請求項1に記載の製造方法。

【請求項22】

前記工程(c)において、前記支持部を前記仮空洞の周囲のみに形成する、請求項1に記 載の製造方法。

【請求項23】

40 前記工程(c)において、前記支持部を前記仮空洞の内部に形成する、請求項1に記載の

【請求項24】

製造方法。

総横断面積が1000μm²以上の前記空洞を形成する場合、各々の横断面積が10μm ² 以上の柱を3本以上10本の本数で前記支持部として形成する請求21に記載の製造方 法。

【請求項25】

前 記 エ ッ チ ン グ ス ト ッ プ 層 と し て 窒 化 物 層 を 形 成 し 、 前 記 薄 膜 と し て 二 酸 化 シ リ コ ン 膜 を 形成する請求項14に記載の製造方法。

【請求項26】

10

20

前記パターニングされた薄膜を含む構造体を外部から遮断するキャップを形成する工程を 更に含む、請求項4に記載の電子デバイスの製造方法。

【請求項27】

少なくとも1つの空洞を有する基板と、

前記空洞の上面部を形成している薄膜構造体と、

パターニングされ、前記薄膜構造体によって支持された薄膜と、

を備えた電子デバイスであって、

前記薄膜構造体のうち、前記パターニングされた薄膜が存在していない領域に形成された 少なくとも1つのホールを更に備えており、前記ホールが前記空洞に達している電子デバ イス。

【請求項28】

前記空洞の内部において、前記ホールの真下には、前記薄膜構造体に向かって突出する凸部が形成されている請求項27に記載の電子デバイス。

【請求項29】

前記空洞の内部において、前記ホールの真下には、前記薄膜構造体から遠ざかる向きに凹部が形成されている請求項27に記載の電子デバイス。

【請求項30】

前記パターニングされた薄膜はボロメータであり、赤外線センサとして機能する請求項27に記載の電子デバイス。

【発明の詳細な説明】

[00001]

【発明の属する技術分野】

本発明は、赤外線センサなどを備えた電子デバイスの製造方法、及び当該方法で好適に作 製される電子デバイスに関している。

[00002]

【従来の技術】

半導体基板上に複数のボロメータを配置した赤外線センサが知られている。このような赤外線センサの検知感度は、赤外線照射によってボロメータに発生した熱が半導体基板に伝導すると、低下する。このため、ボロメータと半導体基板との間の熱的伝達性を低下させることが必要である。特許文献1は、ボロメータなどの赤外線検出体から熱容量の大きなシリコン基板を熱的に分離するため、シリコン基板の表面に空洞を形成することを開示している。

[0003]

[0004]

次に、図31(b)に示すように、LOCOS膜1002及び半導体基板1001を覆うようにシリコン窒化物層1003及びポリシリコン膜1004が積層される。

[0005]

この後、図31(c)に示すように、フォトリソグラフィ及びドライエッチング技術により、ポリシリコン膜1004、シリコン窒化物層1003、及びLOCOS膜1002を 貫通して半導体基板1001に到達するホール1005が形成される。

[0006]

次に、図31 (d) に示すように、バッファードフッ酸を用いたウェットエッチングにより、LOCOS膜1002のうちホール1005の壁面に露出している部分が横方向にエッチングされる。このとき、隣接するホール1005同士の間には、LOCOS膜1002の残存部分である壁1007が形成される。

[00007]

10

20

30

30

40

50

次に、図31(e)に示すように、ポリシリコン膜1004の表面やホール1005の壁 面上に薄いポリシリコン膜を堆積した後、この薄いポリシリコン膜及びポリシリコン膜1 004を酸化して、連続的なシリコン酸化物層1010を形成する。この処理により、各 ホールは塞がれて閉鎖した空間である空洞部1011が形成される。

次に、図31(f)に示すように、赤外線検出体として機能するパターニングされた導体 膜1012をシリコン酸化物層1010の上に堆積する。パターニングされた導体膜10 12は、例えばつづら折り状の平面形状を有している。

[0009]

このように、熱検出部である導体膜1012と半導体基板1001との間に空洞部101 1 を設けることにより、赤外線検出体から半導体基板 1 0 0 1 への熱伝達が抑制されるた め、赤外線の検知感度が向上する。

[0010]

次に、空洞部を形成する他の方法を説明する。この方法で形成した空洞を有する赤外線セ ンサは、例えば特許文献2に記載されている。

$[0\ 0\ 1\ 1\]$

まず、図32(a)及び(b)に示すように、シリコン基板300上にシリコン酸化物層 301を堆積する。シリコン酸化物層301は、次の工程で堆積するポリシリコン膜をエ ッチングするとき、下層のエッチングストップ層として機能する。

[0012]

図33(a)及び(b)に示すように、シリコン酸化物層301上にポリシリコン膜30 2 を堆積した後、図34(a)及び(b)に示すように、ポリシリコン膜302をパター ニングする。このようにしてパターニングされたポリシリコン膜302が空洞形成用犠牲 層として機能する。

[0013]

次に、図35(a)及び(b)に示すように、ポリシリコン膜302上にシリコン酸化物 層 3 0 3 を 堆 積 し た 後 、 図 3 6 (a) 及 び (b) に 示 す よ う に 、 シ リ コ ン 酸 化 物 層 3 0 3 の上に赤外線検出体304を形成する。

[0014]

図37(a)及び(b)に示すように、赤外線検出体304を覆うようにシリコン酸化物 層305を堆積する。このシリコン酸化物層303、305は、上層のエッチングストッ プ層として機能する。

[0015]

次に、図38(a)及び(b)に示すように、シリコン酸化物層303、305をパター ニングして空洞形成用の開口306を形成する。この開口306によって、ポリシリコン 膜302の一部が露出する。この後、シリコン酸化物層303。305に形成した開口3 06からヒドラジンを流入させ、ポリシリコン膜302をエッチングすることにより、図 39 (a) 及び (b) に示すように、空洞 308 を形成する。

[0016]

【特許文献1】

【特許文献2】

特開平05-126643号公報

特開2001-210877号公報

[0017]

【発明が解決しようとする課題】

上記特許文献1に記載されている方法によれば、図31(f)に示される空洞部1011 に壁1007が残存している。この壁1007は、熱伝導性を有するため、空洞を設けた 効果を高めるには、壁1007を除去することが好ましい。壁1007を除去するには、 図31(d)に示す工程で、エッチング時間を長くし、壁1007を残さないようにすれ ばよい。しかし、この段階で壁1007を除去すると、図31(f)に示す構造を形成す

20

30

40

50

るまでに、シリコン窒化物層1003及びポリシリコン膜1004が破断されてしまうという現象がみられる。その原因は、シリコン窒化物層1003と半導体基板1001との熱膨張率の差に起因する熱応力によるものと推定される。すなわち、ポリシリコン膜である導体膜1012にドープされた不純物を活性するためのアニールや、ポリシリコン膜1004及びその上の薄いポリシリコン膜を熱酸化する際に、シリコン窒化物層1003やシリコン酸化物層1004に大きな熱応力が印加されるからである。

[0018]

このため、特許文献1に記載されている壁1007を除去して大きな空洞を形成することは困難である。

[0019]

一方、特許文献 2 に記載されている方法では、ヒドラジンなどの薬液でポリシリコン膜 3 0 2 が除去されるので、その後、空洞 3 0 8 内の薬液を除去するための乾燥工程が不可欠になる。このような乾燥工程により、空洞 3 0 8 の天井部を支持する部分(シリコン酸化物層 3 0 3 、3 0 5)に大きな応力が発生し、破損するという問題がある。

[0020]

本発明は、上記問題を解決するためになされたものであり、その主たる目的は、空洞の天井部を構成する部材の破断を抑制した電子デバイス及びその製造方法を提供することにある。

[0021]

【課題を解決するための手段】

本発明の電子デバイスの製造方法は、少なくとも上面がエッチングストップ層によって覆われた空洞形成用犠牲層を用意する工程(a)と、前記エッチングストップ層に少なくとも1つの第1開口部を形成し、前記空洞形成用犠牲層の表面の一部を露出させる工程(b)と、前記第1開口部を介して前記空洞形成用犠牲層をエッチングすることにより、前記エッチングストップ層の下方に位置する仮空洞と前記エッチングストップ層を支持する支持部とを形成する工程(c)と、前記エッチングストップ層の一部をエッチングすることにより、前記仮空洞に達する少なくとも1つの第2開口部を前記エッチングストップ層に形成し、前記仮空洞を拡大した空洞を形成する工程(d)とを含む。

[0022]

好ましい実施形態において、前記工程 (d) は、前記第2開口部を介して、前記第2開口部の下方に位置する前記支持部の少なくとも一部をエッチングする工程を含む。

[0023]

好ましい実施形態において、前記工程(d)の前に、パターニングされた薄膜を含む構造体を前記エッチングストップ層上に形成する工程を行う、請求項1に記載の製造方法。

[0024]

好ましい実施形態において、前記パターニングされた薄膜は、前記第2開口部が形成される領域以外の領域を覆うように形成される。

[0025]

好ましい実施形態において、前記工程(a)は、前記空洞形成用犠牲層の材料となる膜を基板上に堆積する工程と、前記膜をパターニングすることによって、前記空洞形成用犠牲層を形成する工程とを含む。

[0026]

好ましい実施形態において、前記空洞形成用犠牲層の上面から下面に達する貫通穴を有する空洞形成用犠牲層を形成する。

[0027]

好ましい実施形態において、前記工程(c)では、前記空洞形成用犠牲層が存在していない領域に前記支持部を形成する。

[0028]

好ましい実施形態において、前記エッチングストップ層の一部を前記支持部として機能させる。

20

40

50

[0029]

好ましい実施形態において、前記工程(c)では、前記空洞形成用犠牲層の一部を前記支持部として残存させる。

[0030]

好ましい実施形態において、前記工程(c)は、ウェットエッチング技術によって前記空洞形成用犠牲層をエッチングする工程を含み、前記工程(d)は、ドライエッチング技術によって前記支持部の少なくとも一部をエッチングする工程を含む。

[0031]

好ましい実施形態において、前記工程(a)は、前記エッチングストップ層を前記空洞形成用犠牲層上に堆積する工程を含む。

[0032]

好ましい実施形態において、前記工程(a)では、前記エッチングストップ層として機能するシリコン酸化物層と、前記空洞形成用犠牲層として機能する領域を含む単結晶シリコン基板とを備えたSOI基板を用意する。

[0033]

好ましい実施形態において、前記工程 (c)を行う前に、前記第2開口部を規定するパターンを有するマスクであって、前記第1開口部の内部を露出させるマスクで前記エッチングストップ層を覆う工程を行い、前記工程 (d)を行った後に前記マスクを除去する工程を行う。

[0034]

好ましい実施形態において、前記仮空洞を形成した後、前記仮空洞を拡大する前において、前記エッチングストップ層の前記第1開口部を薄膜で塞ぐ工程と、前記薄膜上にセンサ 用膜を形成する工程と、前記センサ用膜をパターニングする工程とを行う。

[0035]

好ましい実施形態において、前記薄膜は、化学的気相成長法によって堆積される。

[0036]

好ましい実施形態において、前記薄膜の上に、熱吸収用絶縁膜を形成する工程を更に含み

[0037]

好ましい実施形態において、前記熱吸収用絶縁膜の上に保護用絶縁膜を形成する工程を更 30 に含む。

[0038]

好ましい実施形態において、前記工程(a)は、単結晶シリコン基板の表面を局所的に酸化することによって前記シリコン基板の表面において選択された領域に二酸化シリコンを形成する工程を含み、前記二酸化シリコンの少なくとも一部を前記空洞形成用犠牲層として用いる。

[0039]

好ましい実施形態において、前記二酸化シリコンを、素子分離用絶縁膜として用いる。

[0040]

好ましい実施形態において、前記空洞形成用犠牲層は、半導体基板の表面部分である。

[0041]

好ましい実施形態において、前記工程 (c) は、ドライエッチング技術により、前記第1 開口部から前記空洞形成用犠牲層に凹部を形成する工程と、前記凹部を等方的にエッチン グする工程とを含む。

[0042]

好ましい実施形態において、前記工程(c)において、前記支持部を前記仮空洞の周囲の みに形成する。

[0043]

好ましい実施形態において、前記工程(c)において、前記支持部を前記仮空洞の内部に 形成する。

20

30

40

50

[0044]

好ましい実施形態において、総横断面積が 1 0 0 0 μ m 2 以上の前記空洞を形成する場合、各々の横断面積が 1 0 μ m 2 以上の柱を 3 本以上 1 0 本の本数で前記支持部として形成する。

[0045]

好ましい実施形態において、前記エッチングストップ層として窒化物層を形成し、前記薄膜として二酸化シリコン膜を形成する。

[0046]

好ましい実施形態において、前記パターニングされた薄膜を含む構造体を外部から遮断するキャップを形成する工程を更に含む。

[0047]

本発明による電子デバイスは、少なくとも1つの空洞を有する基板と、前記空洞の上面部を形成している薄膜構造体と、パターニングされ、前記薄膜構造体によって支持された薄膜とを備えた電子デバイスであって、前記薄膜構造体のうち、前記パターニングされた薄膜が存在していない領域に形成された少なくとも1つのホールを更に備えており、前記ホールが前記空洞に達している。

[0048]

好ましい実施形態において、前記空洞の内部において、前記ホールの真下には、前記薄膜 構造体に向かって突出する凸部が形成されている。

[0049]

好ましい実施形態において、前記空洞の内部において、前記ホールの真下には、前記薄膜 構造体から遠ざかる向きに凹部が形成されている。

[0050]

好ましい実施形態において、前記パターニングされた薄膜はボロメータであり、赤外線センサとして機能する。

[0051]

【発明の実施の形態】

以下、図面を参照しながら、本発明の実施形態を説明する。

[0052]

(第1の実施形態)

本実施形態の電子デバイスは、赤外線検出部(ボロメータ)を有する赤外線センサである

[0053]

まず、図1 (a)及び(b)を参照する。図1 (a)及び(b)は、それぞれ、空洞形成用犠牲層を形成する工程を示す断面図及び平面図である。これらの図に示す工程では、公知のLOCOS分離技術を用いて、半導体基板10の表面の選択された領域を局所的に酸化する。本実施形態で用いる半導体基板10は、単結晶シリコンウェハであるため、この酸化によってシリコン酸化物(熱酸化物)からなる空洞用絶縁膜11が形成される。

[0054]

なお、添付の図面では、単一の空洞用絶縁膜11だけが記載されているが、1つの半導体 基板10上に複数の空洞用絶縁膜11が同時に形成されてもよい。本明細書では、簡単化 のため、1つの空洞を半導体基板10に形成する例を説明するが、当業者であれば、本明 細書の開示から、複数の空洞を同時に形成する方法が容易に理解される。

[0055]

好ましい実施形態において、半導体基板10の図示されていない他の領域には、例えばセンサの動作に必要な種々の回路(制御回路など)が形成される。このような回路は、半導体集積回路技術を用いて半導体基板10上に形成することができる。半導体基板10上にトランジスタなどを回路要素として含む集積回路を形成する場合、集積回路を構成する個々のMISFETを電気的に分離する必要がある。このような電気的分離は、素子分離絶縁膜を半導体基板10に形成することによって行われる。製造工程数を低減するためには

20

30

40

50

、素子分離絶縁膜を形成する工程が空洞用絶縁膜11を形成する工程を兼ねることが好ま しい。

[0056]

本実施形態における空洞用絶縁膜 1 1 の厚さは、約 0 . 4 ~約 1 μ m の範囲から設定される。空洞用絶縁膜 1 1 のサイズは、 3 0 μ m × 3 0 μ m の矩形形状から 1 0 0 μ m × 1 0 0 μ m 程度の矩形形状までの範囲で選択されえる。ただし、空洞用絶縁膜 1 1 の平面レイアウトは、矩形に限定されず、他の形状であってもよい。

[0057]

空洞用絶縁膜11は、LOCOS分離技術以外の技術によって作製されてもよい。例えば、予め半導体基板10の表面に凹部を形成しておき、CVD法などの薄膜堆積技術によって堆積した絶縁膜で、この凹部を埋め込んでも良い(トレンチ分離形成技術)。

[0058]

次に、図2(a)及び(b)を参照する。図2(a)及び(b)は、それぞれ、半導体基板10にエッチストッパー層として機能するシリコン窒化物層を形成する工程を示す断面図及び平面図である。

[0059]

図2 (a)及び(b)に示す工程では、半導体基板10及び空洞用絶縁膜11の上に、CVD法により、厚さ200~400nmのシリコン窒化物層12を堆積する。この工程は、基板温度を760℃に保持して行う。

[0060]

図3 (b)は、空洞形成用開口 (第1開口部)を形成する工程を示す平面図であり、図3 (a)は、その IIIa - IIIa線断面図である。

$[0\ 0\ 6\ 1\]$

図3(a)及び(b)に示す工程では、まず、フォトリソグラフィによって形成されたレジストマスク(図示せず)がシリコン窒化物層12上に形成される。このレジストマスクは、シリコン窒化物層12及び空洞用絶縁膜11を貫通する空洞形成用開口15を規定するパターンを有している。空洞形成用開口15は、図3(b)に示される配列パターンを有しており、半導体基板10に到達する。このような空洞形成用開口15は、まず、シリコン窒化物層12のうち、上記レジストマスクによって覆われていない部分をエッチングした後、続いて、空洞形成用開口15のうち、上記レジストマスクによって覆われていない部分をエッチングすることによって形成される。これらのエッチングは、好ましくは、異方性の高いドライエッチングによって実行される。開口15の直径は、例えば約0.3μmに設定される。

[0062]

図3 (b) からわかるように、開口15の間隔は、4つの場所で他の場所によりも相対的に大きい。これらの4つの場所では、次に行う仮空洞を形成する工程で空洞用絶縁膜11 が完全にはエッチングされずに残存することになる。

[0063]

図4 (b) は、仮空洞を形成する工程を示す平面図であり、図4 (a) は、その I V a ー I V a 線断面図である。この工程では、バッファードフッ酸を用いたウェットエッチングを行うことにより、空洞用絶縁膜11をエッチングして仮空洞16 x を形成するとともに、空洞用絶縁膜11のエッチング残部によって支持部を形成する。この支持部は、仮空洞16 x の周囲を取り囲む壁11 a と、仮空洞16 x の内部に位置する4本の柱11 b とによって構成されている。壁11 a 及び柱11 b により、仮空洞16 x の天井部(エッチストッパー層)が支持され、シリコン窒化物層の落下などの不具合が防止される。

[0064]

この仮空洞を形成する工程では、空洞用絶縁膜11を等方的にエッチングするためのエッチチャントが、図3(b)に示すように配列された複数の開口15を介して空洞用絶縁膜11に供給される。エッチングが等方的に進行するため、空洞用絶縁膜11のうち、開口15の真下の部分だけではなく、隣接する開口15の間の領域の真下の部分もエッチング

20

30

40

50

される。開口15の間隔が相対的に大きく設定されている4つの場所では、開口15の真下部分からの横方向エッチングが不充分に進行し、その結果、エッチング残部が形成される。このエッチング残部によって柱11bが構成される。本実施形態では、仮空洞を形成するためのエッチングの時間か長すぎると、柱11bが細り、最終的には消失する。このため、開口15の配列間隔と、エッチング時間を適切に調節する必要がある。

[0065]

なお、柱11bの数や位置は、本実施形態における柱の数や位置に限定されはしない。開口15の形状、大きさなどの平面レイアウトを工夫することにより、任意の位置に任意に大きさ及び形状を有する支持部材を形成することができる。

[0066]

次に、仮空洞を形成するため設けた開口15をいったん塞ぐ工程を行う。図5(b)は、この工程を示す平面図であり、図5(a)は、そのVa-Va線断面図である。この工程では、CVD法により、半導体基板10上に厚さ350nmのシリコン酸化物層20を堆積する。このシリコン酸化物層20は、好ましくは、TEOSからなる形成する。

[0067]

仮空洞16xの天井部であるシリコン窒化物層12に存在する空洞形成用開口15は、堆積したシリコン酸化物層20によって塞がれる。シリコン酸化物層20の堆積は、基板温度を約680℃にして実行される。この温度は、ポリシリコン膜を熱酸化する工程を行うときの基板温度(約900℃)に比べてかなり低い。

[0068]

シリコン酸化物層20の堆積工程の初期においては、開口15の全体が塞がれていないため、仮空洞16xの底面上にも酸化物層(底部酸化物層20a)が堆積される。

[0069]

次に、図6(a)及び(b)に示すように、ボロメータ用抵抗体をシリコン酸化物層20 上に堆積する工程を行う。図6(b)は、パターニングされたボロメータ用抵抗体のレイアウトを示す平面図であり、図6(a)は、そのVIa-VIa線断面図である。

[0070]

この工程では、半導体基板10上に、厚さ500nmのポリシリコン膜を堆積した後、フォトリソグラフィ及びエッチング技術により、ポリシリコン膜をパターニングする。ポリシリコン膜のパターニングにより、例えば略S字状のボロメータ用抵抗体21が形成される。このボロメータ用抵抗体21が赤外線センサの赤外線検出部として機能することになる。ボロメータ用抵抗体21は、仮空洞16x中の柱11bの直上に位置する領域を回避して形成される。言い換えると、ボロメータ用抵抗体21の直下に柱11bは存在していない。

[0071]

次に、図7(a)及び(b)に示すように層間絶縁膜を形成する工程を行う。図7(b)は、平面図であり、図7(a)は、そのVIIa-VIIa線断面図である。この工程では、シリコン酸化物層21及びボロメータ用抵抗体21を覆うように、厚さ約700nm~1 μ mのBPSG(Boro-Phospho-Silicate Glass:リンボロンガラス)からなる層間絶縁膜24を堆積する。この層間絶縁膜24は、赤外線吸収膜として機能する。

[0072]

次に、図8 (a) 及び (b) に示すように、ボロメータ用配線を形成する工程を行う。図8 (b) は、配線のレイアウトを示す平面図であり、図8 (a) は、そのVIIIa—VIIIa線断面図である。

[0073]

この工程では、まず、フォトリソグラフィ及びドライエッチング技術により、層間絶縁膜24を貫通して、ボロメータ用抵抗体21の両端部に到達する2つのホールを形成する。その後、ホールをW(タングステン)で埋めて、ボロメータ用抵抗体21の両端にそれぞれ接続される2つのプラグ26を形成する。更に、層間絶縁膜24の上にA1合金膜を堆

積した後、A1合金膜をパターニングして、各プラグ26にそれぞれ接続される配線25を形成する。この配線25は、ボロメータが配置される画素部と周辺回路とを電気的に接続する。後に説明するように、抵抗体21が赤外線に照射された時と、赤外線に照射されない時とで、抵抗体21の抵抗が変化するため、配線25を流れる電流に基づいて抵抗変化を検知すれば、赤外線照射量を検出することが可能である。

[0074]

次に、パッシベーション膜を形成する工程を行う。図9(b)は、パッシベーション膜を形成した状態の平面図であり、図9(a)は、そのIXa-IXa線における断面図である。この工程では、層間絶縁膜24及び配線25を覆ように、シリコン窒化物層からなるパッシベーション膜27を堆積する。パッシベーション膜27は、保護用絶縁膜であるとともに、赤外線吸収層としての役割も果たす。パッシベーション膜27の成長温度は例えば約400℃である。

[0075]

[0076]

本実施形態では、図4 (a) 及び (b) に示す工程では、柱11 bを形成しているが、柱11 bに代えて、ボロメータ用抵抗体21 がオーバーラップしないようレイアウトを有する壁 (支持部)を形成してもよい。そのような壁を形成した場合は、図10 (a) 及び (b) に示す工程で、壁の上方にホール28を形成し、エッチングによって壁の少なくとも一部 (好ましくは全部)を除去することになる。

[0077]

本実施形態の製造方法にれば、最終空洞16Aの内部には、柱や壁などの支持部の少なくとも一部が除去される。このため、支持部の全体が除去されるか、あるいは、支持部とエッチングストップ層との連結がカットされるため、ボロメータ用抵抗体21とシリコン基板との間の熱コンダクタンスを低減することができ、赤外線の検知感度や検知精度の向上を図ることができる。

[0078]

本実施形態では、エッチングストッパーとして機能するシリコン窒化物層12の空洞形成用開口15をCVD酸化物層によって塞いでいる。開口15をポリシリコンの酸化によって塞ぐと、高温の処理が必要となり、天井部の各部材に歪みを与え天井部の破壊が生じるおそれがあるが、本実施形態によれば、そのような高温処理が不要となるため、好ましい。特に、半導体基板10上に、赤外線検出部とは別にトランジスタなどを形成する場合、高温熱処理は、トランジスタ特性に悪影響を与えるおそれがある。

[0079]

なお、本実施形態では、空洞形成のための下地層として、LOCOS膜を用いたが、LOCOS膜に代えて、STI(Shallow Trench Isolation)などのトレンチ分離技術を用いて形成される素子分離用絶縁膜を用いてもよい。

[0080]

また、ボロメータ用抵抗体 2 1 としては、ポリシリコンだけでなく、Ti、Ti O、Pt、VO $_x$ などを用いることができる。これらの材料は、赤外線を受光したときの温度上昇にともなって抵抗が変化し、抵抗変化型赤外線検出部(ボロメータ)として利用できる。

[0081]

50

20

30

20

30

40

50

本実施形態の赤外線センサの場合、パッシベーション膜 2 7 及び層間絶縁膜 2 4 との厚さは 1 μ m以上 2 μ m以下の範囲(例えば 1 . 6 μ m前後)であることが好ましい。これらの膜の厚さが 1 μ m以上であると、赤外線吸収率を高く維持することができ、膜の厚さが 2 μ m以下であると、熱容量が過大になるのを防止することができる。

[0082]

赤外線検出部であるボロメータを形成するためにシリコンプロセスを利用する場合、複数の工程において高温処理を行うので、ボロメータの各部を構成する材料の膨張率差(収縮率差)に応じた内部応力が発生する。このために、従来技術では、以下のような問題がある。

[0083]

(1)空洞の天井部を支持するための柱の本数もしくは横断面積を小さくすれば、空洞の 天井部の強度が低下して製造過程で空洞が破損するおそれがある。

[0084]

(2)空洞の天井部を支持するための柱の本数もしくは横断面積を大きくすれば、赤外線 検出部(ボロメータ)と、その下方の基板との間の断熱が不十分であり、センサ感度が悪 くなる。

[0085]

以下、上記の問題を、シリコン窒化物層の成長後における引張り応力による破損を例にとって詳しく説明する。図11(a)~(d)は、本実施形態に対する比較例の製造方法による赤外線センサの製造工程の不具合を説明するための斜視図である。図12(a)~(c)は、本実施形態の赤外線センサの製造工程の利点を説明するための斜視図である。

[0086]

図11(a)に示すように、CVDにより空洞用絶縁膜の上にシリコン窒化物層を堆積した後、基板温度を常温に戻すと、基板が上方に反り、シリコン窒化物層に引張り歪みが生じる。図11(a)は、図2(a)及び(b)に示す工程における状態を示している。この応力の原因は、シリコン窒化物層とシリコン基板との熱膨張率(熱収縮率)の差や、成長条件に依存して生じる構造欠陥などである。このときのシリコン窒化物層の引張り応力の大きさは、ある文献(丸善株式会社応用物理データブック p . 5 2 8)によると、例えばシリコン基板上にシリコン窒化物層を堆積した場合には 1 0 - 1 0 (1 0 0

[0087]

次に、図11(b)に示すように、ドライエッチングにより、シリコン窒化物層及び空洞 用絶縁膜にホールを形成すると、シリコン窒化物層が更に引っ張られる状態になる。図1 1(b)は、図3(a)及び(b)に示す工程における状態を示している。

[0088]

次に、図11(c)に示すように、赤外線センサの感度を向上させるために、ウェットエッチングにより、柱や壁を残存させないで最終空洞を形成したとする。このとき、シリコン酸化物層からなる空洞用絶縁膜を完全に除去して、最終空洞を形成すると、シリコン窒化物層に応力が集中するためシリコン窒化物層が部分的に破断する。その結果、図11(d)に示すように、シリコン窒化物層が最終空洞内に落下するおそれがある。

[0089]

それに対し、本実施形態の製造方法によれば、図12(a)に示すように、図11(c)に示す工程とは異なり、図11(b)に示す状態から、ウェットエッチングにより、柱が残存している仮空洞をまず形成する(図4(a)及び(b)参照)。この状態では、柱によってシリコン窒化物層が支持されているので、図11(c)及び(d)に示すようなシリコン窒化物層の破断や落下を効果的に抑制することができる。

[0090]

そして、図12(b)に示すように、TEOS膜によって仮空洞の天井部を塞いだ後、層間絶縁膜及びパッシベーション膜を堆積する(図5(a)及び(b)及び図6(a)及び(b)参照)。この時点で、シリコン窒化物層がTEOS膜、層間絶縁膜及びパッシベー

ション膜によって強化された状態になる。なお、TEOS膜と層間絶縁膜との間には、ボロメータ用抵抗体が形成されているが、図12(b)においては、ボロメータ用抵抗体の図示が省略されている。

[0091]

その後、図12(c)に示すように、仮空洞の柱の除去により最終空洞を形成する(図10(a)及び(b)参照)。なお、層間絶縁膜の上には、配線及びパッシベーション膜が形成されているが、図12(c)では、配線の図示が省略されている。

[0092]

よって、本実施形態の製造方法により、エッチングストッパーであり空洞の天井部の骨格でもあるシリコン窒化物層の破断や落下を防止しつつ、検出感度及び検出精度の高い赤外線センサを形成することができる。

10

[0093]

(第2の実施形態)

本実施形態においても、最終空洞を形成するまでの工程は、第1の実施形態における図1 (a)~図10(b)を参照して説明した通りである。

[0094]

図13(b)は、本実施形態における最終空洞を形成する工程を行った直後における平面図であり、図13(a)は、そのXIIIa-XIIIa線断面図である。

[0095]

本実施形態では、フォトリソグラフィ及びドライエッチングにより、パッシベーション膜27、層間絶縁膜24、シリコン窒化物層12に形成する第2開口部の位置及び形状が、第1の実施形態における第2開口の位置及び形状から異なっている。より具体的には、本実施形態では、第2開口部として、仮空洞16xを取り囲む側壁部11aの上にホール30を形成する。そして、このホール30を介して、側壁部11aの少なくとも一部をエッチングし、仮空洞を拡大した最終空洞を形成する。

[0096]

この工程により、柱11bはエッチングされずに残存するが、側壁部11aの一部が上方からエッチングされ、より幅の狭い側壁部11cに変化する。その結果、仮空洞よりも横断面積が大きい最終空洞16Bが形成されることになる。なお、上記のエッチング工程により、最終空洞16Bの底面上の底部酸化物層20aの一部も除去される。

30

20

[0097]

第1の実施形態においては、最終空洞16A内の柱がすべて除去されている。しかし、最終空洞16Aの面積が比較的に大きい場合、最終空洞16Aの天井部を構成する部材が破断や落下するおそれが生じる。本実施形態では、柱11bを残しつつ、側壁部11aの一部を除去することにより、赤外線検出の感度及び精度の向上を図っている。

[0098]

本実施形態においても、CVD法により、シリコン窒化物層12の空洞形成用開口を塞ぐシリコン酸化物層20を形成しているので、第1の実施形態と同様に、空洞の天井部に大きな熱歪みを与えることなく、工程を進めることができ、第1の実施形態と同じ効果を発揮することができる。

40

[0099]

最終空洞の横断面積が 1000μ m²以上の場合には、内部に横断面積が 10μ m²以上の柱を2本以上10本以下の本数で残すことにより、空洞の天井部の破断等を確実に防止することができる。

[0100]

逆に、柱11bを除去しても、天井部の破壊が問題にならないような場合には、第1の実施形態で形成したホール28を上記のホール30とともに形成した後、壁11aだけではなく、柱11bの一部または全部をエッチングしてもよい。

[0101]

(第3の実施形態)

20

30

40

50

次に、本発明の第3の実施形態を説明する。本実施形態では、空洞を形成するための下地層(空洞形成用犠牲層)としてシリコン基板を用いる。

[0102]

まず、図14(a)及び(b)に示すように、基板40上にシリコン窒化物層42を形成する工程を行う。図14(b)は、シリコン窒化物層42が形成された状態の基板40を示す平面図であり、図14(a)は、その断面図である。

[0103]

この工程では、760 ℃に保持したシリコン基板40 の上に、CVD 法により、厚さ20 $0 \sim 400$ n m のシリコン窒化物層42 を堆積する。シリコン窒化物層42 は、エッチングストップ層として機能する。

[0104]

次に、図15(a)及び(b)に示すように、シリコン窒化物層42に開口45を形成する工程を行う。図15(b)は、開口45の配置を示す平面図であり、図15(a)は、そのXVa-XVa線断面図である。

[0105]

この工程では、フォトリソグラフィ技術によって形成されたレジストマスク(図示せず)を用いたドライエッチングを行うことにより、シリコン窒化物層42に空洞形成用開口45を形成する。図15(b)に示す例では、3行×3列の9個の開口45が形成されている。縦に並んだ3個の開口45の列における開口45の間隔に比べると、横方向に並んだ3個の開口45の行における開口45の間隔は広い。

[0106]

次に、図16(a)及び(b)に示すように、仮空洞を形成する工程を行う。図16(b)は、仮空洞が形成された段階の平面図であり、図16(a)は、そのXVIa-XVIa線断面図である。

[0107]

この工程では、KOHやヒドラジンなどのアルカリ系エッチング液を用いたウェットエッチングを行うことにより、シリコン基板40の一部が除去される。このエッチングは、シリコン基板40の表面のうち、開口46を介して露出する領域から等方的に進行する。等方性のウェットエッチングは、深さ方向のみならず横方向にも進行するため、隣接する空洞形成用開口45の間に位置する領域では、両側の開口45からエッチングされる。そのため、図16(b)に示すように、間隔の狭い部分では、エッチングによって形成された凹部が連結するが、間隔の広い部分では、エッチングされない部分が残る。

[0108]

こうして、図16(a)及び(b)に示されるように、複数の仮空洞46xが形成されるとともに、各仮空洞46xの間に、シリコン基板40の残部である壁40aが形成される

[0109]

図16(b)の例では、同図の縦方向に並ぶ仮空洞46×同士が互いにつながり、同図の横方向に並ぶ仮空洞46×同士が連通していないが、仮空洞46×の形態は、このような例に限定されない。複数の仮空洞46×は、互いに孤立していてもよいし、一部で互い連通していてもよい。また、すべての仮空洞46×連通していてもよい。仮空洞46×の形態は、空洞形成用開口45の形状、大きさ、配置などから自由に設計することができるし、また、ウェットエッチングの条件によっても変更し得る。

[0110]

本実施形態では、エッチングストップ層の支持部として機能し、仮空洞の崩壊を防止する壁 4 0 a を残存させることが重要である。このため、仮空洞 4 6 x を形成するためのエッチングを行うとき、柱又は壁のない連続した 1 つの大きな空洞が形成されることがないように、エッチング条件を調節する必要がある。

[0111]

次に、開口45を塞ぐ工程を行う。図17(b)は、シリコン酸化物層50を堆積した段

20

30

40

50

階の平面図であり、図17(a)は、XVIIa-XVIIa線断面図である。この工程では、CVD法により、基板40上に厚さ350nmのTEOSからなるシリコン酸化物層50を堆積して、仮空洞46xの天井部であるシリコン窒化物層42の空洞形成用開口45を塞ぐ。このとき、仮空洞46xの底面上にも底部酸化物層50aが堆積される。

[0112]

図18(b)は、シリコン酸化物層50に第2開口部を形成した段階の平面図であり、図18(a)は、そのXVIIIaーXVIIIa線断面図である。この工程では、フォトリソグラフィ及びドライエッチング技術により、シリコン酸化物層50のうち、仮空洞46x間の壁40aの上方に位置するホール58を形成する。そして、このホール58から下方の壁40aをエッチングする。このエッチングにより、最終空洞46が形成される。このように、本実施形態によれば、LOCOS膜などの絶縁膜を利用することなく、直接シリコン基板40に空洞を形成することができる。

[0113]

なお、最終空洞 4 6 の形成に先立って、第 1 、第 2 の実施形態と同様に、ボロメータ用抵抗体を形成しておくことができる。この場合、図 1 8 (b)において破線で示す S 字状の領域に、パターニングされたボロメータ用抵抗体が配置される。ボロメータ用抵抗体を形成した後、ボロメータ用抵抗体を覆うように層間絶縁膜及びパッシベーション膜を積層し、その後、これらの積層膜を貫通するようにホール 5 8 を形成することになる。

[0114]

(第4の実施形態)

次に、上記各実施形態の製造方法で作製したボロメータ用抵抗体を備えた赤外線センサの 実施形態を説明する。

$[0\ 1\ 1\ 5\]$

図19(a)及び(b)は、本実施形態の赤外線センサの断面図及び電気回路図である。 ここでは、図18(a)及び(b)に示す赤外線検出部を備えた赤外線センサを説明するが、この赤外線検出部の変わりに、前述した地の赤外線検出部の構造を有する赤外線センサでも同様である。

[0116]

本実施形態の赤外線センサは、図19(a)に示すように、厚さが約700μ mのシリコン基板110と、シリコン基板110の上に設けられた抵抗素子(ボロメータ)120と、シリコン基板110の上に形成され、抵抗素子120への電流をオン・オフするためのスイッチングトランジスタ130と、抵抗素子120が搭載されている領域を減圧雰囲気に保持するためのキャップ体140とを備えている。この赤外線センサ全体の大きさは、数mm程度である。シリコン基板110の上には、蛇行パターンを有する抵抗体111と、抵抗体111を支持するシリコン窒化物層112及びシリコン酸化物層113(TEOS膜)と、抵抗体111の上を覆うBPSG膜116(層間絶縁膜)及びパッシベーション膜(シリコン窒化物層)117とが設けられている。蛇行する抵抗体111、シリコン酸化物層113、BPSG膜116及びパッシベーション膜117の下方及び上方には、それぞれ真空に保持された空洞部119、143が設けられ、空洞部119、143は、シリコン酸化物層113、BPSG膜116及びシリコン窒化物層112に形成された孔

[0117]

抵抗体111の材質は、Ti、TiO、ポリシリコン、Ptなどがあり、いずれを用いても構わない。

[0118]

パッシベーション膜 1 1 7 のうち、キャップ体 1 4 0 の筒部 1 4 2 の下方に位置する部分には、軟質金属材料(アルミニウムなど)からなる環状膜 1 1 8 が設けられている。筒部 1 4 2 の先端にも、軟質金属材料(アルミニウムなど)からなる環状膜 1 4 4 が設けられている。両接合部 1 1 8 、 1 4 4 同士の間に形成された環状接合部 1 1 5 により、キャップ体 1 4 0 とシリコン基板 1 1 0 との間に存在する空洞部 1 4 3 と、シリコン基板内部の

20

30

40

50

空洞部119とが、減圧雰囲気(真空状態)に保持されている。すなわち、空洞部119、143が存在することにより、抵抗体111がシリコン基板110と熱絶縁され、赤外線入射量による温度上昇の効率を高く維持するように構成されている。

[0119]

キャップ体 1 4 0 の 基板部 1 4 1 は、厚さ約 7 0 0 μ mのシリコン基板上に、厚さ約 3 μ mの G e 層と、表面にフレネルレンズが形成された厚さ約 1 μ mの S i 層とをエピタキシャル成長させた構造となっている。キャップ体 1 4 0 の筒部 1 4 2 によって深さ数 μ m以上の空洞部が形成される。なお、窓部となる部分をエッチングなどにより薄くしてもよい

[0120]

スイッチングトランジスタ130は、ソース領域131、ドレイン領域132及びゲート電極133を備えている。そして、ソース領域131がキャップ体140の筒部142の下方に形成されており、ソース領域131が真空状態に封止された抵抗体111と外部の部材との間の信号をつなぐ配線として機能するように構成されている。

[0121]

図19(a)には図示されていないが、シリコン基板110の下面には、抵抗素子を冷却するためのペルチェ素子が取り付けられている。このペルチェ素子は、ショットキー接触部を通過するキャリアの移動に伴う熱の吸収作用を利用した素子であり、本実施形態においては、周知の構造を有する各種ペルチェ素子を用いることができる。

[0122]

抵抗体111の一端は、図19(b)に示すように、電源電圧Vddを供給する配線135に接続され、抵抗体111の他端はスイッチングトランジスタ130のドレイン領域132に接続されている。スイッチングトランジスタ130のゲートには、配線136を介してオン・オフ切り替え用信号が入力され、スイッチングトランジスタ130のソースは、他端に標準抵抗が設けられた配線138を介して抵抗体111が受けた赤外線量を検知するための検出部(図示せず)に接続され、スイッチングトランジスタ130の基板領域は、配線137を介して接地電圧Vssを供給する接地に接続されている。すなわち、赤外線量に応じて抵抗体111の温度が変化して抵抗値が変化すると、配線138の電位が変化することから、この電位の変化から赤外線量が検出される。

[0123]

ディスクリート型赤外線センサにおいては、ボロメータなどからの出力を増幅するオペアンプをも基板上に設けることがある。その場合、本実施形態のボロメータ、スイッチングトランジスタに加えて、オペアンプをキャップ体によって封止される領域に配置することができる。

[0124]

次に、図20(a)~(f)を参照しながら、本実施形態の電子デバイスに用いられるキャップ体の形成方法を説明する。

[0125]

まず、図20(a)に示すように、シリコンウェハ150の上にGe層とSi層とを順次エピタキシャル成長させてなるキャップ用ウェハ150を準備する。シリコンウェハの上に厚さ約3 μ mのGe層をエピタキシャル成長させるには、シリコンウェハの上にSil- x Ge x 層をGe成分比 x が 0 から 1 まで変化するようにエピタキシャル成長させた後、Ge層を所定の厚さだけエピタキシャル成長させる。また、その後、Ge層の上にSil- x Ge x 層をGe成分比 x が 1 から 0 まで変化するようにエピタキシャル成長させた後、厚さ約 1 μ mのSi層をエピタキシャル成長させる。そして、Si層の表面に各赤外線センサに赤外線を集光させるための凸レンズとなるフレネルレンズを形成する。

[0126]

キャップ用ウェハ150のフレネルレンズが形成された面を下方にした状態で、図20(a)に示すように、キャップ用ウェハ150のGe層及びSi層とは対向する面上に、蒸着法、スパッタリング法などにより、厚さ約600nmのA1膜151を形成する。

[0127]

次に、図 2 0 (b) に示すように、A 1 膜 1 5 1 上にレジストパターン(図示せず)を形成し、レジストパターンをマスクとして、A 1 膜 1 5 1 をエッチングし、環状膜 1 4 4 を形成する。

[0128]

この後、図20(c)に示すように、環状膜144をマスク(ハードマスク)として、あるいはレジストパターンを残したままでドライエッチング(RIE)を行う。こうして、キャップ用ウェハ150に、各赤外線センサの空洞となる凹部を囲む筒部142を形成する。このとき、キャップ用ウェハ150は、シリコンウェハの残部、Ge層、Si層及びフレネルレンズなどを有する基板部141と、筒部142とにより構成され、筒部142の高さつまり凹部の深さは、数 μ m以上である。

[0129]

キャップ体の作成方法として、バルクシリコン基板に代えて、酸化絶縁層(例えばいわゆるBOX層)を有するSOI基板を用いることもできる。その場合、絶縁層とシリコン基板とのエッチング選択比が高い条件でシリコン基板をエッチングすることができるので、絶縁層の部分で凹部の形成を確実に停止させることが可能になる。

[0130]

次に、図20(d)に示すように、キャップ用ウェハ150の基板部141を上に向けた状態で、ICP-RIEを用いたドライエッチングにより、キャップ用ウェハ150の基板部141に、基板部141を分離して各赤外線センサのキャップ体を個別に形成するための切り込み部152を形成する。そして、図19に示すような構造を有する本体基板100を準備し、本体基板100の上にA1からなる環状膜118を形成する。

[0131]

次に、図20(e)に示すように、例えば、第3の実施形態の工程を経て赤外線検出部が 形成された本体ウェハ100の上に、キャップ用ウェハ150を載置して、環状膜118 、144同士を結合させ、圧着による接合工程を行う。こうして、図19に示すような環 状接合部115を形成することができる。

[0132]

次に、図20(e)の下方に示すように、キャップ用ウェハ150の切り込み部152でキャップ用ウェハを赤外線センサごとに割るとともに、本体ウェハ100を赤外線センサごとにダイシングによって切り出す。これにより、シリコン基板110とキャップ体140からなるディスクリート型赤外線センサが得られる。

[0133]

図 2 1 は、圧着に用いられる装置の構成を概略的に示す断面図である。同図に示すように、チャンバー 1 6 0 には、圧着用の圧力を印加するための支持部 1 6 1 と、チャンバー 1 6 0 内を真空に保持するための広帯域ロータリーポンプ 1 6 2 と、Arを照射するための照射装置 1 6 3、1 6 4 とが取り付けられている。そして、本体ウェハ 1 0 0 を上方に、キャップ用ウェハ 1 5 0 を下方に配置した状態で、照射装置 1 6 3、1 6 4 から各環状膜 1 1 8、1 4 4 (図 2 0 (d) 参照)にそれぞれAr原子ビームを照射する。この処理により、環状膜 1 1 8、1 4 4 を構成するA 1 表面の汚染物質や酸化物層が除去される。その後、チャンバー 1 6 0 内の真空度を 1 0 $^{-4}$ P a レベルに保持した状態で、常温(例えば 3 0 $^{\circ}$ 程度)で、 0.5 M P a $^{\circ}$ 2 0 M P a の圧力を両環状膜 1 1 8、 1 4 4 間に印加することにより、各環状膜 1 1 8、 1 4 4 を互いに接合する。圧着する前に、環状膜 1 1 8、 1 4 4 を約 1 5 0 $^{\circ}$ に加熱することにより、表面に吸着しているArの追い出しを行ってもよい。

[0134]

なお、Ar原子を照射する代わりにO原子や、他の中性原子を照射しても、Alなどの金属の表面にダングリングボンドを露出させることができるので、本実施形態と同様の効果を得ることができる。

[0135]

20

30

20

30

40

50

接合に用いる金属としては、AIの他の金属(合金を含む)を用いることができるが、特に、融点の低いIn、Cu、Au、Ag、AI-Cu合金などは、常温又は常温に近い低温での接合が可能である。これらの金属は同種同士の金属を用いてもよいし、互いに異なる種類の金属同士を用いてもよい。例えば、環状膜としてIn膜を蒸着により形成しておき、加圧すると、In膜の表面がつぶれてIn膜の表面部に存在する自然酸化物層がつぶれて、In同士の金属結合が行なわれる。このような圧着を用いることもできる。

[0136]

また、接合方法には、熱圧着だけでなく超音波接合を用いる方法や、常温で組成変形を与えて接合する方法などがあり、いずれを用いてもよい。更に、Si同士の間、Si一酸化物層間、酸化物層同士の間などにおける水素結合を利用した接合も可能である。

[0137]

特に、 10^{-2} Pa \sim 10 $^{-4}$ Pa程度の真空度で接合させることにより、内部空間の真空度を高くして赤外線センサ等の機能をある程度高く維持しつつ、高真空状態を保持するための困難性を回避することができるので、実用的かつ量産に適した接合を行うことができる。

[0138]

本実施形態では、多くのセンサ、放射素子などの素子を含むセルアレイ全体を真空状態に保持せず、多数の赤外線センサが形成されたウェハを用いつつ、各赤外センサを個別に真空状態に封止する。このため、本実施形態は、ディスクリート型素子にも容易に適用することができる。特に、本実施形態は、電子デバイスの製造プロセス、特に、CMOS用プロセスをそのまま利用することができるので、実用に適している。

[0139]

本実施形態では、従来技術のように封止部をはんだ接合によって形成するのではなく、封 止部をアルミニウムなどの軟質金属同士の接合を利用して形成するので、赤外線センサな どの素子の小型化にも適用が容易となる。

[0140]

本実施形態の製造工程によると、ウェハに多数のディスクリート型赤外線センサを形成する場合にも、各赤外線センサ個別にキャップ体を接合することができる。特に、図20(d)に示すように、基板部141に切り込み部152を形成することにより、セルごとに接合部に加わる応力を均一化することができるので、接合時に局部的に大きな応力が作用せず、接続部の信頼性の向上を図ることができる。

[0141]

(第5の実施形態)

図22は、本実施形態の赤外線エリアセンサの電気回路図である。この赤外線エリアセン サは、複数の赤外線検出部が行及び列状に1つの基板に配列された構成を有している。図 24は、この赤外線センサの構造を概略的に示す断面図である。

[0142]

このような構成の赤外線エリアセンサは、例えば、図20(e)に示す工程で作製された構造物を利用して作製されえる。具体的には、図20(e)のキャップ体用ウェハ150を赤外線検出部ごとに分割して多数のキャップ体140を形成する一方で、本体用ウェハ100は行列上の配置された多数の赤外線検出部を有するチップに分割すればよい。

[0143]

データライン 2 0 4 a ~ 2 0 4 e に接続されている。また、データライン 2 0 4 a ~ 2 0 4 e は、それぞれスイッチングトランジスタ S W a ~ S W e を経て出力アンプ 2 0 6 に接続されている。各スイッチングトランジスタ S W a ~ S W e のゲート電極には、横方向走査回路 2 0 8 (H - S C A N) から延びる信号線 2 0 7 a ~ 2 0 7 e が接続されている。

[0144]

図23は、この赤外線エリアセンサの制御方法を示すタイミングチャートである。縦方向走査回路(V-SCAN)の制御により、選択線SEL-1が駆動されると、各セルA1~E1のスイッチングトランジスタ202がオンになり、ボロメータ201に基準抵抗 Ra~Reを経た電圧がそれぞれ供給される。一方、横方向走査回路(H-SCAN)により、スイッチングトランジスタ $SWa \sim SWe$ が順次駆動されて、各セルA1~E1のデータ $Da1 \sim De1$ が出力アンプ206から出力される。次に、縦方向走査回路(V-SCAN)の制御により、選択線 SEL-2が駆動されると、横方向走査回路(H-SCAN)の制御により、スイッチングトランジスタ $SWa \sim SWe$ が順次駆動されて、各セルA2~E20 のデータ $Da2 \sim De2$ が出力アンプ206から出力される。同様に、縦方向走査回路(V-SCAN)、横方向走査回路(V-SCAN)の制御によって、各セルA3~E30 のデータ $Da3 \sim De3$ 、各セルA4~E40 のデータ $Da4 \sim De4$ 、各セルA5~E50 のデータ $Da5 \sim De5$ が出力アンプ206から順次出力される。

[0145]

各ボロメータ 2 0 1 が配置されているセルにおける赤外線の入力レベルが集計されて、検 出対象に関する 2 次元の情報が得られる。

[0146]

(第6の実施形態)

図 2 4 に示す赤外線センサは、各赤外線検出部個別にキャップ体を有しているが、本発明 の赤外線センサは、そのような実施形態に限定されない。

$[0 \ 1 \ 4 \ 7]$

図25は、本発明による赤外線センサの他の構造を示す断面図である。同図に示すように、キャップ体が1つの赤外線検出部を個別覆うのではなく、セルアレイの複数の赤外線検出部を覆っていてもよい。図25の赤外線センサでは、環状接合部が複数の赤外線検出部を囲んでいる。キャップ体の材質や、環状接合部を構成する材料及び形成方法は、第4の実施形態と同様である。

[0148]

図26は、本発明による赤外線センサの更に他の構造を示す断面図である。この赤外線センサでは、多数の赤外線検出部を含むセルアレイ全体をキャップ体が覆っている。環状接合部は、セルアレイ全体を囲んでいる。キャップ体の材質や、環状接合部を構成する材料及び形成方法は、第4の実施形態と同様である。

[0149]

本実施形態又はその変形例によると、環状接合部が、従来のはんだを利用したものとは異なり、金属結合又は水素結合を利用した接合、あるいは常温接合により形成されているので、抵抗素子が封入される空間の真空度を高く維持することができ、キャップ体内に封入される各種センサの検出感度のいっそうの向上や検出精度の向上を図ることができる。

[0150]

第 $4 \sim$ 第 6 の実施形態においては、キャップ体によって封止される空洞部が真空ドームである場合を想定している。その場合、空洞部内の圧力は、製造工程中の圧着による環状膜の接合の容易性を考慮すると、 10^{-2} Pa~ 10^{-4} Pa程度が好ましいが、 10^{-4} Pa以下で 10^{-7} Paに達する真空雰囲気下における接合も可能である。

[0151]

(第7の実施形態)

次に、図 2 7 ~図 2 9 を参照しながら、 P b T i O $_3$ を用いた焦電型赤外線センサの実施形態を説明する。

[0152]

40

20

40

図27は、本実施形態に係る焦電型赤外線センサの赤外線検出部の構造を示す斜視図である。図28は、本実施形態に係る焦電型赤外線センサの赤外線検出部の断面図である。図29は、本実施形態に係る焦電型赤外線センサの赤外線検出部の平面図である。

[0153]

赤外線検出部 R s e は、図27~図29に示すように、シリコン基板201の上に設けられたLOCOS膜からなる柱210と、柱210の上にCVDにより形成されたTEOS膜211と、TEOS膜211の上にCVDにより形成されたシリコン窒化物層212と、シリコン窒化物層212の上にCVDにより形成されたTEOS膜213と、TEOS膜213の上にスパッタリングにより形成されたTi/Ptからなる下部電極215と、下部電極215の上にsの1-ge 1 法により形成されたPbTiO₃からなる誘電体膜218と、誘電体膜218の上にスパッタリングにより形成されたPtからなる上部電極219と、シリコン基板201上の前記各部材を覆うBPSGからなる層間絶縁膜220と、層間絶縁膜220を貫通して一方の端部で上部電極219に接続されるA1合金からなる第1配線222aと、層間絶縁膜220を貫通して一方の端部で上部電極219に接続されるA1合金からなるパッシベーション膜223とを備えている。第1配線222a及び第2配線222bの各他方の端部は、シリコン基板201内に形成された第1、第2不純物拡散層230a、230bに接続されている。

[0154]

そして、赤外線検出部Rseは、層間絶縁膜220とパッシベーション膜223とからな 20 る側壁部Rw1によって囲まれている。前記第1、第2不純物拡散層230a、230bは側壁部Rw1の下方を通って側壁部Rw1の外方まで延びている。つまり、赤外線検出部Rseに対して各不純物拡散層230a、230bを介して制御信号を供給するように構成されている。

[0155]

また、図示されていないが、図26に示す側壁部RWIの上面には、図19に示すような環状膜が形成されており、その上にキャップ体の環状膜が接合されて、赤外線検出部Rse全体が外部から遮断されて減圧雰囲気に保持される。

[0156]

本実施形態においても、第1の実施形態で説明した製造方法を応用して、LOCOS膜に空洞216を形成し、LOCOS膜の残部である柱210によって支持される下部電極215、誘電体膜218及び上部電極219を有する赤外線検出部Rseが得られる。

[0157]

これにより、周囲が真空雰囲気に保持されて、かつ、シリコン基板 2 0 1 や側壁部 R w 1 との熱コンダクタンスを小さく維持することができるので、赤外線検出感度及び検出精度の高い赤外線センサが得られる。

[0158]

図30は、本実施形態の焦電型赤外線センサの制御回路を示す電気回路図である。下部電極215、誘電体膜218及び上部電極219からなるキャパシタ251の下部電極は接地に接続されている。そして、ゲートがノードN1を介して上部電極219に接続されるデプリーション型の電荷検出用トランジスタ252と、ドレインがノードN1を介して上部電極219に接続されるリセット用MISトランジスタ253と、ソースが電荷検出用トランジスタ252のソースに接続され、ゲートがワード線に接続されるスイッチングトランジスタ254と、抵抗体用トランジスタ256とが配置されている。

[0159]

本実施形態では、赤外線を受けたときに焦電材料である P b T i O $_3$ 膜(誘電体膜 2 1 8)に生じる分極からノード N 1 に生じる電荷を検出することにより、赤外線料を検出するように構成されている。

[0160]

焦電材料としては、P b T i O $_3$ の他、Z n O 、P Z T 等があり、いずれを用いてもよい 50

[0161]

本発明が適用される電子デバイスには、赤外線センサの他、圧力センサ、加速度センサ、流速センサなどがある。

[0162]

赤外線センサは、ボロメータ、焦電型センサ、サーモパイルなどの熱形と、PbS、InSb、HgCdTeなどを用いた量子形とに大別される。ボロメータには、ポリシリコン、Ti、TiON、VOxなどの抵抗変化を利用したものがある。サーモパイルには、PN接合部に生じるゼーペック効果を利用したもの、更にはPNダイオードなどの順方向電流の過渡特性を利用したものがある。焦電型赤外線センサには、PZT、BST、ZnO、PbTiO₃などの材料の誘電率変化を利用したものがある。量子型赤外線センサは、電子励起によって流れる電流を検出するものである。例えば、ゼーベック効果によって赤外線を検出するクロメル・アルメル熱電対(Chrome1-AlumelThermocouple)を有する赤外センサ等がある。

[0163]

これらの赤外線センサは、赤外線検出感度ひいては赤外線検出精度を高く維持するためには、赤外線検出部からの熱放散が小さいことが好ましいものである。そして、キャップ体中で真空雰囲気又は不活性ガス雰囲気中に封入すると特性が向上する特性を有している。

[0164]

圧力センサ、加速度センサには、空気の粘性抵抗を減少させると感度が向上するので、キャップ体中で真空雰囲気又は不活性ガス雰囲気に封入すると特性が向上することが知られている。

[0165]

(感度の向上効果について)

ここで、本発明による赤外線の検出感度の向上効果について説明する。

[0166]

熱型の赤外線センサにおいては、赤外線検出部と基板との間の熱コンダクタンスが小さい ほど、感度が大きくなる。従来の方法においては、空洞内の壁や柱が除去されることがな いため、これらの部分による熱コンダクタンスが大きくなり感度が悪くなる。

[0167]

これに対して、本発明においては、上記の各実施形態のように、熱処理と空洞上部の補強後にドライエッチを行って、柱や壁を除去している。このため、天井部の破損を防止しつ つ、赤外線の検出感度を向上することができる。

[0168]

一感度の解析式一

文献(S. Sedky、P. Fiorini、M. Caymax、C. Baeart、and R. Nertens、"Characterization of Bolometers Based on Polycrystalline Silicon Germanium Alloys、"IEEE E ELECTRON DEVICE LETTERS、VOL. 19、NO. 10、Ocober 1998.)によると、赤外線の検出感度(responsivity)Rvは、下記式(1)により表される。

[0169]

R v = d V / d Q

= $(\alpha \eta / G (Rbb+Rsr)^2) \times V \times Rsr \times Rbb \cdot \cdot \cdot (1$

)

ここで、

Q[W]:画素部に単位時間あたりに照射される赤外線エネルギー

V「V]:ボロメータ両端の電圧

50

20

30

- G [W/K]:画素部と基板部分の接続部分の熱コンダクタンス
- α [/K]:温度変化に対するボロメータ部の抵抗変化率
- η:被写体の輻射率 (emissivity)
- R b b [Ω]:ボロメータ部の抵抗値
- Rsr「Ω]:ボロメータに直列接続する負荷抵抗の抵抗値
- V [V] : ボロメータ及び負荷抵抗に印加する電圧
- [0170]
- 式(1)からわかるように、感度Rvは熱コンダクタンスGに反比例する。
- [0171]

以下、本発明における感度向上率を計算するために、熱コンダクタンス G についてのみ議論する。画素部である赤外線検出部と基板との間の熱コンダクタンス G は、下記式 (2)で表される。

- [0172]
- $G = G \cdot 1 \cdot e \cdot g + G \cdot p \cdot e \cdot r$

• • • (2)

ここで、G1eg及びGperは以下のとおりである

- G 1 e g [W/K] :空洞部の柱部分の熱コンダクタンス
- Gper「W/K]:空洞部の横部分の熱コンダクタンス
- [0173]

真空パッケージ内でセンサを動作させる場合を考慮し、空気を介して画素部から逃げる熱 を無視する。更に、室温動作の場合を考慮し、輻射によって逃げる熱も無視する。

[0174]

上記の式(2)におけるG1egは、下記式(3)で表される。

- [0175]
- $G 1 e g = g \times S 1 e g / L 1 e g \times N 1 e g$ · · · (3)

ただし、g、Sleg、Llegg、Nlegは以下の通りである、

- $g[W/mK]:SiO_2$ の熱コンダクティビティ(約1.4)
- S 1 e g 「m²] : 柱の断面積
- N 1 e g : 柱の本数
- Lleg [m]:柱の長さ
- [0176]

30

20

以下の条件1及び2のもとで、前記式(3)を解くと、下記式(4)が得られる。

[0177]

条件 1 : S 1 e g = 2 . 5×10^{-11} [m^2]

条件 2 : L 1 e g = 2 × 1 0 $^{-6}$ [m] = 2 [μ m]

G 1 e g = N 1 e g \times 1. 7 5 \times 1 0 $^{-5}$

• • • (4)

[0178]

ここで、例えば第1の実施形態と第2の実施形態とを組み合わせて、空洞の横部分と12本の柱部分をドライエッチによって除去する場合には、Gperは0であるので、熱コンダクタンスGは、 7.00×10^{-5} となる。

[0179]

40

50

一方、従来の技術では、G p e r は、空洞部の横部分の形状が複雑であるので単純な方法で解析できないが、シミュレーションを用いて計算できる。従来技術において、1 6 本の柱がある場合を想定すると、空洞上部の膜厚が 2 [μ m] で上面から空洞を見たときの周囲長が 4 0 0 [μ m] である場合、例えば以下のような値となる。

[0180]

G p e r = 5. 6×10^{-4} [W/K]

[0181]

その結果、従来技術の熱コンダクタンス G は、 8 . 4 0×1 0 $^{-4}$ となる。本発明の製造方法により、従来の方法に比べて、熱コンダクタンス G を、 1 桁程度低く(この計算例では、 1 / 1 2 程度に)低減することができる。

20

30

50

[0182]

(第8の実施形態)

まず、図40(a)及び(b)に示すように、シリコン基板300上にシリコン酸化物層301を堆積する。このシリコン酸化物層301は、下層エッチングストップ層として機能する。次に、図41(a)及び(b)に示すようにシリコン酸化物層301上にポリシリコン膜302を堆積する。ポリシリコン膜302は、空洞形成用の犠牲層として機能する膜であり、その厚さは、後で形成する空洞の高さを実質的に規定する。本実施形態では、ポリシリコン膜302の厚さを約1μmに設定する。この段階におけるポリシリコン膜302は基板10の全面を覆っているが、次の工程でパターニングされ、空洞の形状を規定する形状が与えられることになる。

[0183]

次に、図42(a)及び(b)に示すように、フォトリソグラフィ及びエッチング技術により、ポリシリコン膜302をパターニングする。パターニングされたポリシリコン膜302の形状が仮空洞の形状を規定する。本実施形態では、パターニングされたポリシリコン膜302は、中央部に下地の酸化シリコン膜301に達する開口部302aを有している。この開口部302aは、後にポリシリコン膜302のエッチングによって仮空洞が形成されたとき、仮空洞の天井部を支持する支持部の形状と位置を規定することになる。この開口部302aは、例えば、深さが約1μm、直径が0.4μmの貫通穴によって構成される。

[0184]

次に、図43(a)及び(b)に示すように、パターニングされたポリシリコン膜302上にシリコン酸化物層303を堆積する。シリコン酸化物層303は、ポリシリコン膜302をエッチングする際の上層エッチングストップ層として機能するが、その一部は、ポリシリコン膜302の開口部302aを埋め込む。シリコン酸化物層303のうち、この開口部302aを埋め込んだ部分が上層エッチングストップ層の支持部として機能し、仮空洞の崩壊を防止する。

[0185]

シリコン酸化物層303の厚さは、ポリシリコン膜302の開口部302aの内径及び深さに応じて適切に決定される。本実施形態では、シリコン酸化物層303の厚さを約200nmに設定する。

[0186]

次に、図44(a)及び(b)に示すように、シリコン酸化物層303の上にボロメータ304を形成する。ボロメータ304は、ポリシリコン膜302の開口部302aが形成されている領域を避けて形成される。

[0187]

次に、図45(a)及び(b)に示すように、ボロメータ304を覆うようにシリコン酸化物層305を堆積する。このシリコン酸化物層305は、赤外線吸収部として機能する

[0188]

この後、フォトリソグラフィ及びエッチング技術を用いて、図46(a)及び(b)に示 40 すように、積層したシリコン酸化物層 3 0 3 、 3 0 5 にホール 3 0 6 を形成する。ホール 3 0 6 は、犠牲層であるポリシリコン膜 3 0 2 の一部を露出させる。

[0189]

次に、シリコン酸化物層303、305に形成したホール306から、ヒドラジン(H_4 N₂)を供給し、ポリシリコン膜302のエッチングを行う。このエッチングにより、図47(a)及び(b)に示すように、ポリシリコン膜302が除去され、酸化シリコン膜303、305の下方に仮空洞308が形成される。このとき、ポリシリコン膜302の開口部302aが形成された部分にはヒドラジン(H_4 N₂)によってエッチングされないシリコン酸化物層が残存し、柱(支持部)308aが形成される。仮空洞308は、後の工程において拡大される。ポリシリコン膜302の除去は、T M A H (水酸化テトラメ

20

30

40

50

チルアンモニウム)やKOHなどの他の薬剤を用いて行っても良いし、XeFなどのガスを用いて行っても良い。

[0190]

この後、図48(a)及び(b-1)及び(b-2)に示すように、仮空洞308の内部に形成されている柱308aをドライエッチによって除去する工程を行い、仮空洞308を拡大し、最終的な空洞308dを形成する。柱308aのエッチングは、積層したシリコン酸化物層303、305のうち、柱308aの上方に位置する部分を下方にエッチングすることにより行う。このエッチングは、図示していないレジストマスクを用いて行う。より具体的には、柱308aの上方に開口部を有する不図示のフォトレジストマスクをシリコン酸化物層303、305を異方的にエッチングする。

[0191]

図 48(b-1) 及 び 図 48(b-2) は、それそれ、柱 308a を除去した段階の断面図である。本実施形態によれば、柱 308a が存在した位置に、凹部 308b または突起308c が残る。この特徴は、本実施形態のデバイスを電子顕微鏡などで観察することによって確認できる。

$[0 \ 1 \ 9 \ 2]$

[0193]

ヒドラジンなどを用いたウェットエッチングによってポリシリコン膜302を除去する場合には、薬剤を乾燥する際にデバイスに応力が加わり破損が生じることがある。しかし、本実施形態のように、薬剤を用いてポリシリコン膜302を除去する際には柱(支持部)308aを残すため、そのような破損を防止することができる。また、柱(支持部)308aを除去する後の工程では、ドライエッチングを用いるため、上記の破損を防止できる

[0194]

本実施形態では、犠牲層(空洞形成用犠牲層)として、ポリシリコン膜302を用いているが、犠牲層をアモルファスシリコンや酸化シリコンなどの他の材料から形成しても良い。酸化シリコン膜を犠牲層として用いる場合は、フッ酸を用いて仮空洞を形成することができる。この場合、エッチングストップ層は、フッ酸によってエッチングされにくい材料から形成される。

[0195]

なお、SOI基板の内部酸化層をエッチングストップ層として使用することも可能である。この場合、内部酸化層に開口を形成した後、薬剤を流入し内部酸化層の下方に仮空洞を 形成する。その後、仮空洞内の柱をドライエッチで除去すればよい。

[0196]

なお、犠牲層を除去して仮空洞を形成する工程では、コスト低減の観点から、TMAHなどの薬剤を用いるウェットエッチングを行うことが好ましいが、XeFなどのガスを用いるドライエッチングを行うことも可能である。

[0197]

シリコン酸化物層から犠牲層を形成し、フッ酸によって犠牲層を除去する場合は、LSIなどを製造するための一般のシリコンプロセスによってすべての工程を行うことができる。このため、LSI製造用の装置を用いて本発明の実施形態を製造できるため、低コスト化が図れる。

30

40

50

[0198]

本実施形態では、赤外線センサの断熱特性を向上するための空洞を形成しているが、加速度センサなどのほかのセンサや、フィルタなどの通信デバイスなどの他のあらゆる電子デバイスにおいて、下部に空洞をもつメンブレン構造を形成する際にも本発明は適用可能である。

[0199]

柱308aの除去工程においては、以下の点を考慮する必要がある。

[0200]

一般的に、エッチングによって薄膜のパターニングを行う場合、薄膜のエッチングするべき領域以外の領域を保護するマスクで薄膜を覆い、その後にエッチングを行う。マスクはフォトレジストなどから形成されるが、薄膜表面の凹凸が大きい場合には、フォトレジストに塗布むらが発生し、これによってパターニングが正常に行えないことがある。例えば、赤外線イメージセンサの場合、空洞の高さは例えば $2~\mu$ m程度に設定されるため、基板上に $2~\mu$ m程度の段差が形成され、塗布むらが生じることがある。また、フォトリソグラフィエ程中において、レジストベークなどによって支持部に応力が生じ、空洞が破損する可能性もある。このような問題を解決するため、例えば以下の処理を行うことにより、支持部のドライエッチングを再現性良く実行することができる。

[0201]

まず、図46(a)及び(b)に示すホール306を形成した後、ホール306及び柱308aの上方に開口部を有するレジストマスクを基板上に形成する。図58(a)及び(b)は、このような開口部311を有するレジストマスク310が形成された状態を示している。

[0202]

次に、ポリシリコン膜302を選択的にエッチングするヒドラジンなどの薬液をレジストマスク310の開口部311から流入することにより、図59(a)及び(b)に示すように、ポリシリコン膜を除去して仮空洞を形成する。このとき、ヒドラジンなどの薬液は、シリコン酸化物層から形成された柱308aにも接触するが、この薬液は、シリコン酸化物層をエッチングしない。このため、仮空洞308が形成された段階では、柱308aはエッチングされず、支持部として機能する。

[0203]

次に、上記のレジストマスク310を除去することなく、基板300をドライエッチング装置内にロードして、シリコン酸化物層303、305のうち、レジストマスク310で保護されていない部分を除去する。図60(a)及び(b)は、このドライエッチングにより、柱308aを含むシリコン酸化物層の一部を除去した段階を示している。ドライエッチングの条件を調整することにより、下地のシリコン基板300をエッチングすることなく、シリコン酸化物層のみを選択的に除去することが可能である。このドライエッチングにより、シリコン酸化物層301に凹部308bが形成される。なお、柱308aは完全に除去される必要はなく、一部が突起として残存しても良い。

[0204]

最後にレジストマスク310を除去する。図61(a)及び(b)は、レジストマスク310を除去した段階を示している。フォトレジスト310を除去する際に、硫過水洗浄などの薬液を用いると、薬液が空洞308内に進入する。この場合、乾燥工程で不要な応力が発生して空洞308の一部が破損するおそれがある。このため、フォトレジスト310はアッシングなどの方法で除去することが望ましい。

[0205]

(第9の実施形態)

まず、従来技術の説明に用いて図32から図37に示す工程を行うことにより、シリコン酸化物層で覆われたポリシリコン膜を犠牲層として有する構造を形成する。ただし、本実施形態では、フォトリソグラフィ及びエッチング技術により、4隅に切り欠きを有するようにパターニングされたポリシリコン膜302を形成する。

[0206]

次に、図49(a)及び(b)に示すように、シリコン酸化物層303、305にポリシリコン膜302に達する開口306を形成する。開口306の形状及び配置は、図49(a)に斜線で示されている。これらのホールにより、犠牲層であるポリシリコン膜302が露出する。

[0207]

次に、開口306からヒドラジンを流入し、図50(a)及び(b)に示すように、ポリシリコン膜302を除去して、仮空洞308を形成する。ポリシリコン膜302の除去に用いる薬液は、ヒドラジンに限られず、TMAHなど他の薬剤を用いてもよい。

[0208]

図 5 1 (b) 及び (c) は、それぞれ、図 5 1 (a) の A - B 線断面図、及び C - D 線断面図である。本実施形態によれば、

次に、仮空洞308の4つの隅の上方に形成されている支持部の一部を上方から異方的にエッチングすることにより、支持部の少なくとも一部を除去し、開口307を形成するとともに、仮空洞308を拡大する。こうして、図52(a)から(c)に示すように、拡大した空洞部308dを得ることができる。

[0209]

前述したように、ヒドラジンなど薬液でポリシリコン膜302を除去する場合には、薬液を乾燥する際に仮空洞308に破損が生じることがある。本実施形態によれば、ポリシリコン膜302を除去する際には支持部を残すことにより破損を防止して、後の工程で支持部の一部を除去することにより仮空洞308を拡大する。

[0210]

なお、本実施形態でも、ポリシリコン膜302から犠牲層を形成しているが、他の材料から犠牲層を形成しても良い。

[0211]

また、SOI基板の酸化物層をエッチングストップ層として使用して、酸化物に開口を形成した後、薬剤を流入して酸化物層下のシリコン基板内に仮空洞を形成して、その後に仮空洞内の柱をドライエッチで除去してもよい。

[0212]

本実施形態では、エッチングストップ層の一部から支持部を形成しているが、仮空洞の周 30 囲に位置するシリコン酸化物を支持部として用いてもよい。この場合、異方性エッチング により、その支持部を上方からエッチングすることになる。

[0213]

なお、仮空洞の支持部を除去する工程では、第8の実施形態について説明した方法で、フォトレジストマスクを形成してもよい。

[0214]

(第10の実施形態)

次に、SOI基板を用いた本発明の実施形態を説明する。

[0215]

図53(a)及び(b)は、本実施形態で使用するSOI基板の平面図及び断面図である 40。このSOI基板は、上部のシリコン層402と、内部のシリコン酸化物層401と、単結晶シリコン本体400とを備えている。

[0216]

上記のSOI基板に対して、図54(a)及び(b)に示すように、上部シリコン層40 2と内部シリコン酸化物層401とを貫通する開口部403を形成する。

[0217]

[0218]

10

20

30

40

50

次に、上記の開口部403からヒドラジンを流入させ、図56(a)及び(b)に示すように、SOI基板の単結晶シリコン本体400の一部(犠牲層として機能する領域)を除去して、仮空洞406を形成する。シリコンのエッチングは、ヒドラジンの代わりにTMAHなどの他の薬剤を用いて行っても良い。

[0219]

次に、図57(a)及び(b)に示すように、SOI基板の上部シリコン層402と内部シリコン酸化層401に開口部407を形成し、最終的な空洞部408を形成する。開口部407の形成により、シリコン酸化物層405を支持する支持部の体積が減少するため、支持部を通じた横方向の熱の流れが抑制されることになる。

[0220]

前述したように、ヒドラジンなどの薬液でシリコンをエッチングして空洞を形成すると、薬液を乾燥する際に破損が生じる可能性がある。しかし、本実施形態によれば、シリコンをエッチングして仮空洞を形成するとき、シリコン酸化物層からなる支持部を広い領域で残すことにより、強度を維持し、破損を防止する。そして、薬液を乾燥した後、支持部の一部をドライエッチングにより除去して、空洞を拡大するため、大きな空洞を高い歩留まりで形成することができる。本実施形態でも、支持部は上方から異方的にエッチングするため、図48(b-1)及び(b-2)に示すような凹部や突起が残る場合が多い。

[0221]

なお、上述した本発明による電子デバイスの実施形態は、いずれも、赤外線を検知するためにボロメータを空洞の上方に配置した装置であるが、本発明の電子デバイスはこれらに限定されない。例えば、空洞の上方にエッチングストップ層に支持される圧電体やアクチュエータなどの種々の構造体を設けた電子デバイスであっても、本発明の優れた効果を発揮することができる。

[0222]

空洞の上方に圧電体膜および圧電体に電圧を印加する電極層を設けたデバイスとしては、バルク弾性波(BAW)デバイスが知られている。圧電体内のバルク弾性波は、所定の周波数で共振する性質を有しており、BAWデバイスは、この性質を利用し、フィルタや高周波共振器として動作する。本発明の製造方法によれば、まず、上方に圧電体膜や電極層が形成された仮空洞を形成した後、その上方に圧電体層や電極層を形成する。そして、その後に、仮空洞を拡大することができる。

[0223]

また、空洞の上方にアクチュエータを設けた電子デバイスとしては、アクチュエータでマイクロミラーやマイクロプリズムを駆動する光学スイッチ素子が知られている。このような光学スイッチ素子においては、特定部材が可変に動作するための空洞が必要になる場合がある。本発明の製造方法によれば、上方にアクチュエータなどの少なくとも一部が形成された仮空洞を形成した後、仮空洞を拡大する。

[0224]

【発明の効果】

本発明によれば、製造工程中において、空洞の天井部を支える支持部を利用し、最終的には、その支持部の少なくとも一部を除去して空洞を拡大する。このため、製造工程途上で空洞の天井部が破壊することがなく、また、最終的に容積の大きな空洞を形成することができる。こうして赤外線センサなどの空洞を有する電子デバイスを歩留まり良く製造することが可能となる。

【図面の簡単な説明】

【図1】(a)及び(b)は、それぞれ、第1の実施形態に係るボロメータの製造工程の うち空洞用絶縁膜を形成する工程を示す断面図及び平面図である。

【図2】(a)及び(b)は、それぞれ、基板上にシリコン窒化物層を形成する工程を示す断面図及び平面図である。

【図3】(a)及び(b)は、それぞれ、空洞形成用開口を形成する工程を示す IIIa - IIIa線における断面図及び平面図である。

20

30

40

50

【図4】(a)、(b)及び(c)は、それぞれ、仮空洞を形成する工程を示す IVaーIVa線における縦断面図、平面図及び部分横断面図である。

【図 5 】(a)及び(b)は、それぞれ、仮空洞をいったん塞ぐ工程を示すVa-Va線における断面図及び平面図である。

【図 6 】 (a) 及び(b) は、ボロメータ用抵抗体を形成する工程を示す V I a - V I a

【図7】(a)及び(b)は、それぞれ、層間絶縁膜を形成する工程を示す V I I I a -V I I I a 線における断面図及び平面図である。

【図8】 (a) 及び (b) は、それぞれ、ボロメータ用配線を形成する工程を示す VIII Ia-VIII a線における断面図及び平面図である。

【図9】 (a) 及び (b) は、それぞれ、パッシベーション膜を形成する工程を示す IX a -IX a 線における断面図及び平面図である。

【図10】(a)及び(b)は、それぞれ、最終空洞を形成する工程を示すXa-Xa線における断面図及び平面図である。

【図11】(a)~(d)は、第1の実施形態に対する比較例の製造方法による赤外線センサの製造工程の不具合を説明するための斜視図である。

【図12】(a)~(c)は、第1の実施形態の赤外線センサの製造工程の利点を説明するための斜視図である。

【図13】(a)及び(b)は、それぞれ、第2の実施形態における最終空洞を形成する工程を示すXIIIaーXIIIa線における断面図及び平面図である。

【図14】(a)及び(b)は、それぞれ、第3の実施形態における基板上にシリコン窒化物層を形成する工程を示す断面図及び平面図である。

【図16】(a)及び(b)は、それぞれ、仮空洞を形成する工程を示す XVIa-XVIa 線における縦断面図及び平面図である。

【図17】(a)及び(b)は、それぞれ、仮空洞をいったん塞ぐ工程を示すXVIIa - XVIIa線における断面図及び平面図である。

【図19】(a)及び(b)は、第4の実施形態に係る赤外線センサの断面図及び電気回路図である。

【図 20 】 (a) ~ (e) は、第 4 の実施形態の電子デバイスに用いられるキャップ体の形成方法を示す断面図である。

【図21】第4の実施形態における圧着に用いられる装置の構成を概略的に示す断面図である。

【図22】第5の実施形態に係る赤外線エリアセンサの構成を説明するための電気回路図である。

【図23】第5の実施形態の赤外線エリアセンサの制御方法を示すタイミングチャートである。

【図24】第5の実施形態の赤外線センサの構造を概略的に示す断面図である。

【図25】第6の実施形態の赤外線センサの構造を概略的に示す断面図である。

【図26】第6の実施形態の変形例の赤外線センサの構造を概略的に示す断面図である。

【図27】第7の実施形態に係る焦電型赤外線センサの赤外線検出部の構造を示す斜視図である。

【図28】第7の実施形態に係る焦電型赤外線センサの赤外線検出部の断面図である。

【図29】第7の実施形態に係る焦電型赤外線センサの赤外線検出部の平面図である。

【図30】第7の実施形態の焦電型赤外線センサの制御回路を示す電気回路図である。

【図31】(a)~(f)は、特許文献1に開示されている従来の赤外線撮像装置用の半導体装置の製造工程を示す赤外線検出部付近の断面図である。

20

30

40

- 【図32】 (a) は、他の従来技術を示す平面図であり、(b) は、その X X X I I b X X X I I b 線断面図である。
- 【図33】(a)は、他の従来技術を示す平面図であり、(b)は、そのXXXIIIb-XXXIIIb線断面図である。
- 【図34】(a)は、他の従来技術を示す平面図であり、(b)は、そのXXXIVb-XXXIVb線断面図である。
- 【図35】(a)は、他の従来技術を示す平面図であり、(b)は、そのXXXVb-XXXVb線断面図である。
- 【図36】 (a) は、他の従来技術を示す平面図であり、(b) は、その X X X V I b X X X V I b 線断面図である。
- 【図37】(a)は、他の従来技術を示す平面図であり、(b)は、そのXXXVIIb XXXVIIb 線断面図である。
- 【図38】 (a) は、他の従来技術を示す平面図であり、(b) は、そのXXXVIIII b -XXXVIIII b 線断面図である。
- 【図39】(a)は、他の従来技術を示す平面図であり、(b)は、そのXXXIXb-XXXIXb 線断面図である。
- 【図40】 (a) は、第8の実施形態を示す平面図であり、(b) は、その X L b − X L b 線断面図である。
- 【図41】(a)は、第8の実施形態を示す平面図であり、(b)は、そのXLIb-XLIb線断面図である。
- 【図42】(a)は、第8の実施形態を示す平面図であり、(b)は、そのXLIIb-XLIIb線断面図である。
- 【図43】 (a) は、第8の実施形態を示す平面図であり、(b) は、そのXLIII b XLIII b 線断面図である。
- 【図44】(a)は、第8の実施形態を示す平面図であり、(b)は、そのXLIVb-XLIVb線断面図である。
- 【図45】(a)は、第8の実施形態を示す平面図であり、(b)は、そのXLVb-XLVb線断面図である。
- 【図46】(a)は、第8の実施形態を示す平面図であり、(b)は、そのXLVIb-XLVIb線断面図である。
- 【図47】(a)は、第8の実施形態を示す平面図であり、(b)は、そのXLVIIb-XLVIIb線断面図である。
- 【図48】(a)は、第8の実施形態を示す平面図であり、(b-1)及び(b-2)は、そのXLVIIIb-XLVIIIb線断面図である。
- 【図49】 (a) は、第9の実施形態を示す平面図であり、(b) は、そのⅠ L b − I L b 線断面図である。
- 【図 5 0 】 (a) は、第 9 の実施形態を示す平面図であり、(b) は、その L b − V b 線断面図である。
- 【図51】(a)は、第9の実施形態を示す平面図であり、(b)は、そのLIb-LIb線断面図であり、(c)は、LIc-LIc線断面図である。
- 【図52】 (a) は、第9の実施形態を示す平面図であり、(b) は、そのLIIb-LIIb線断面図であり、(c) は、LIc-LIc線断面図である。
- 【図53】 (a) は、第10の実施形態を示す平面図であり、(b) は、そのLIII b L I I I b 線断面図である。
- 【図 5 4 】 (a) は、第 1 0 の実施形態を示す平面図であり、(b) は、そのLIVb-LIVb線断面図である。
- 【図55】(a)は、第8の実施形態を示す平面図であり、(b)は、そのLVb-LVb線断面図である。
- 【図56】(a)は、第10の実施形態を示す平面図であり、(b)は、そのLVIb-LVIb線断面図である。

20

【図 5 7】 (a) は、第 1 0 の実施形態を示す平面図であり、(b) は、そのLVII b - L \vee I I b 線断面図である。

【図 5 8】 (a) は、第 8 の実施形態を示す平面図であり、(b) は、その L V I I I b - L V I I I b 線断面図である。

【図59】(a)は、第8の実施形態を示す平面図であり、(b)は、そのLIXb-LIXb線断面図である。

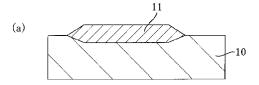
【図 6 0 】 (a)は、第 8 の実施形態を示す平面図であり、(b)は、その L X b - L X b

【図 6 1 】 (a)は、第 8 の実施形態を示す平面図であり、(b)は、その L X I b -L X I b k 解面図である。

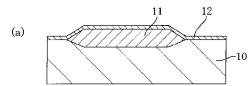
【符号の説明】

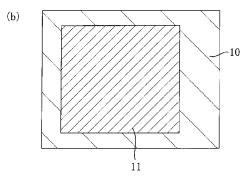
- 10 シリコン基板
- 11 空洞形成用絶縁膜(犠牲層:下地層)
- 1 1 a 側壁部(支持部材)
- 1 1 b 柱(支持部材)
- 12 シリコン窒化物層(エッチングストップ層)
- 15空洞形成用開口
- 16x 仮空洞
- 16A 最終空洞
- 20 シリコン酸化物層(化学的気相成長膜)
- 21 ボロメータ用抵抗体(センサ用膜)
- 2 4 層間絶縁膜(熱吸収膜)
- 2 5 配線
- 26 プラグ

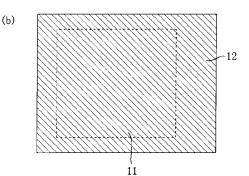
【図1】



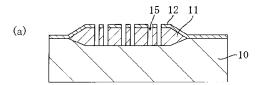
【図2】



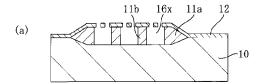


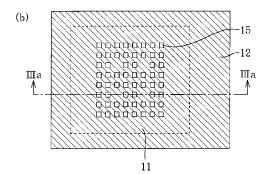


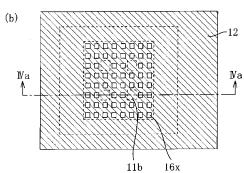
【図3】

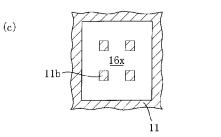


【図4】

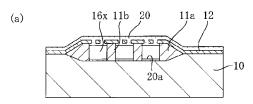




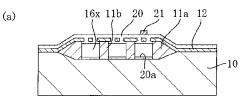


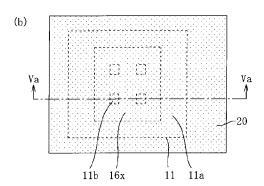


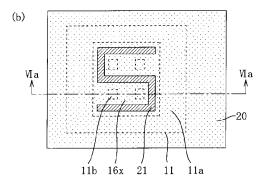
【図5】



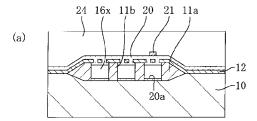
【図6】



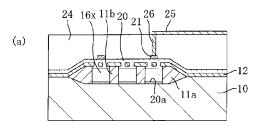




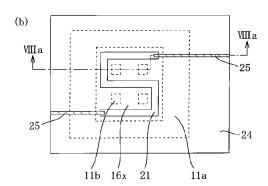
【図7】



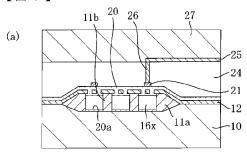
【図8】



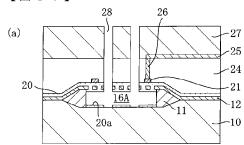
(b) VIII a VIII a VIII a A 11b 16x 21 11a

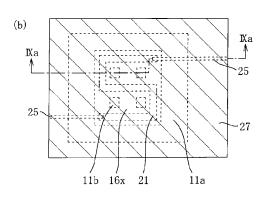


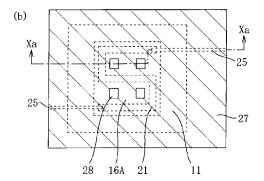
【図9】

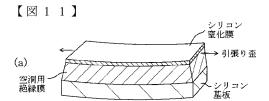


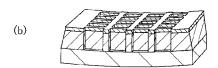
【図10】

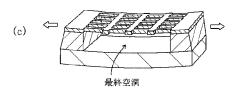


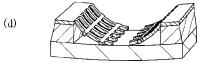






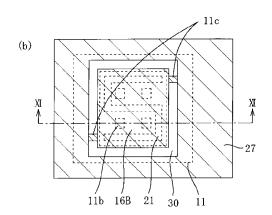




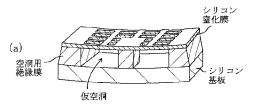


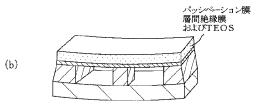
【図13】

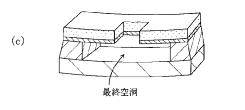
30 27 (a) -24 20 16B 11c 11b 20a





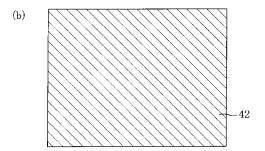




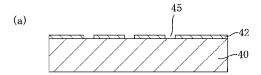


【図 1 4】

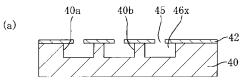


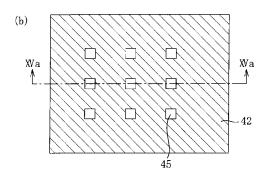


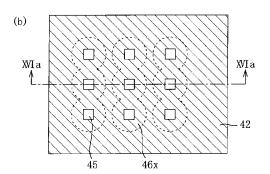
【図 1 5】



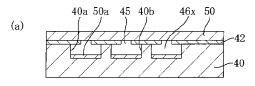




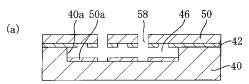


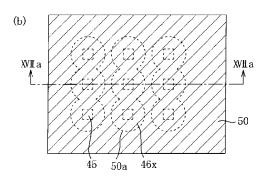


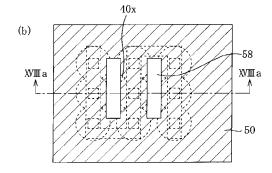
【図17】

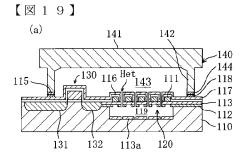


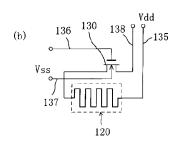
【図18】

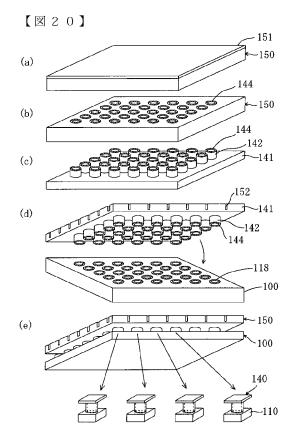


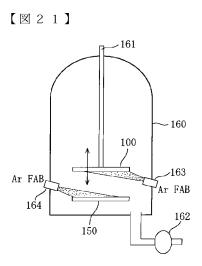


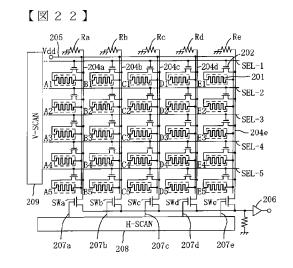


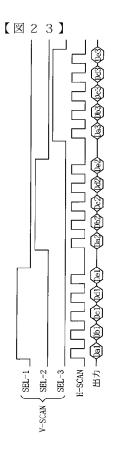


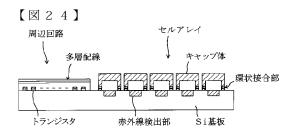


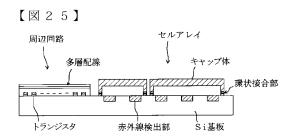


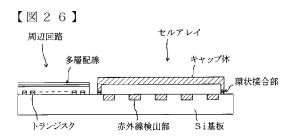


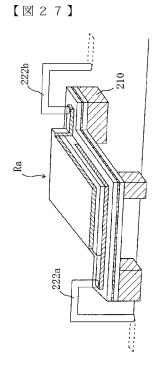




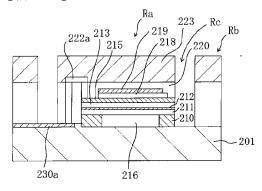




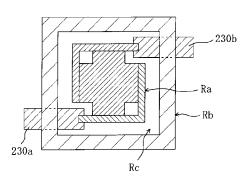




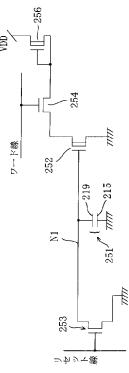
【図28】



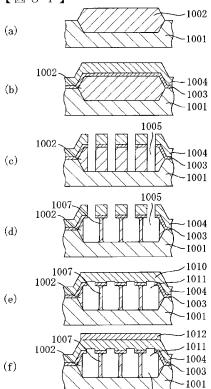
【図29】



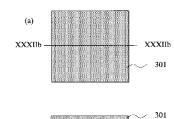
【図30】



【図31】



【図32】



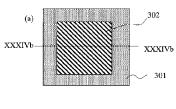


【図33】



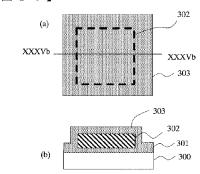


【図34】

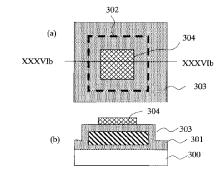




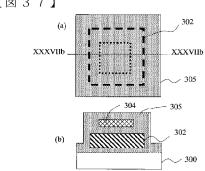
【図35】



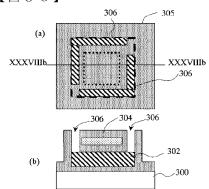
【図36】



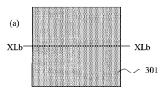
【図37】



【図38】

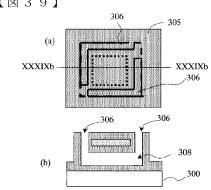


【図40】

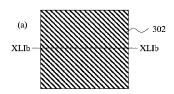




【図39】

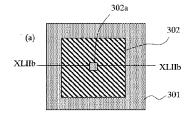


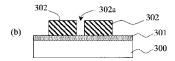
【図41】



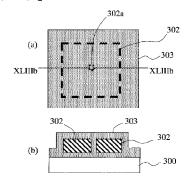


【図42】

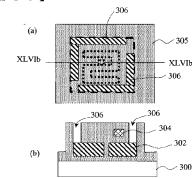




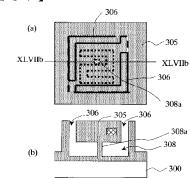
【図43】



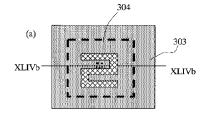
【図46】

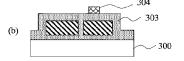


【図47】

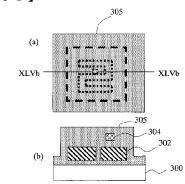


【図44】

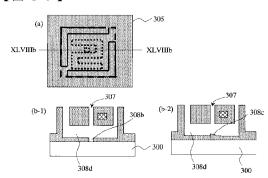




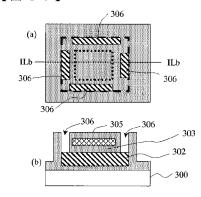
【図45】



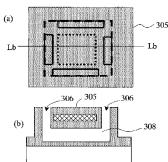
【図48】



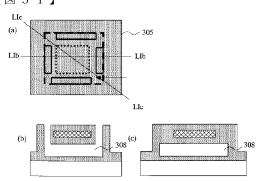
【図49】



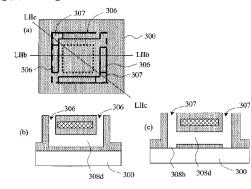




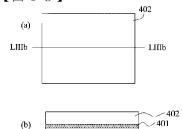
【図51】



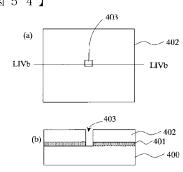
【図52】



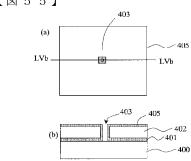
【図53】



【図54】

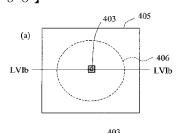


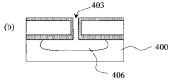
【図55】



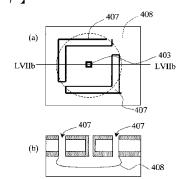
【図56】

(b)

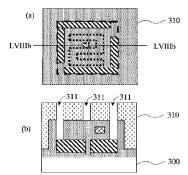




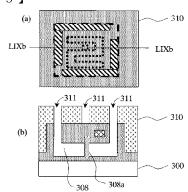
【図57】



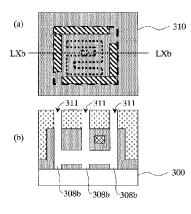




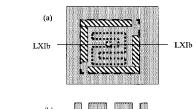
【図59】



【図60】



【図61】





フロントページの続き

F ターム(参考) 2G066 BA09 BA55 BB09

4M118 AA08 AB01 BA02 BA05 CA03 CA14 CA32 CA35 CB05 CB07

CB12 CB14 DD12 EA01 FC06 FC18 GA10 GD07 GD09